



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Curso de Graduação em Ciências da Computação



Lógica Programável

INE 5348

Aula 1-T

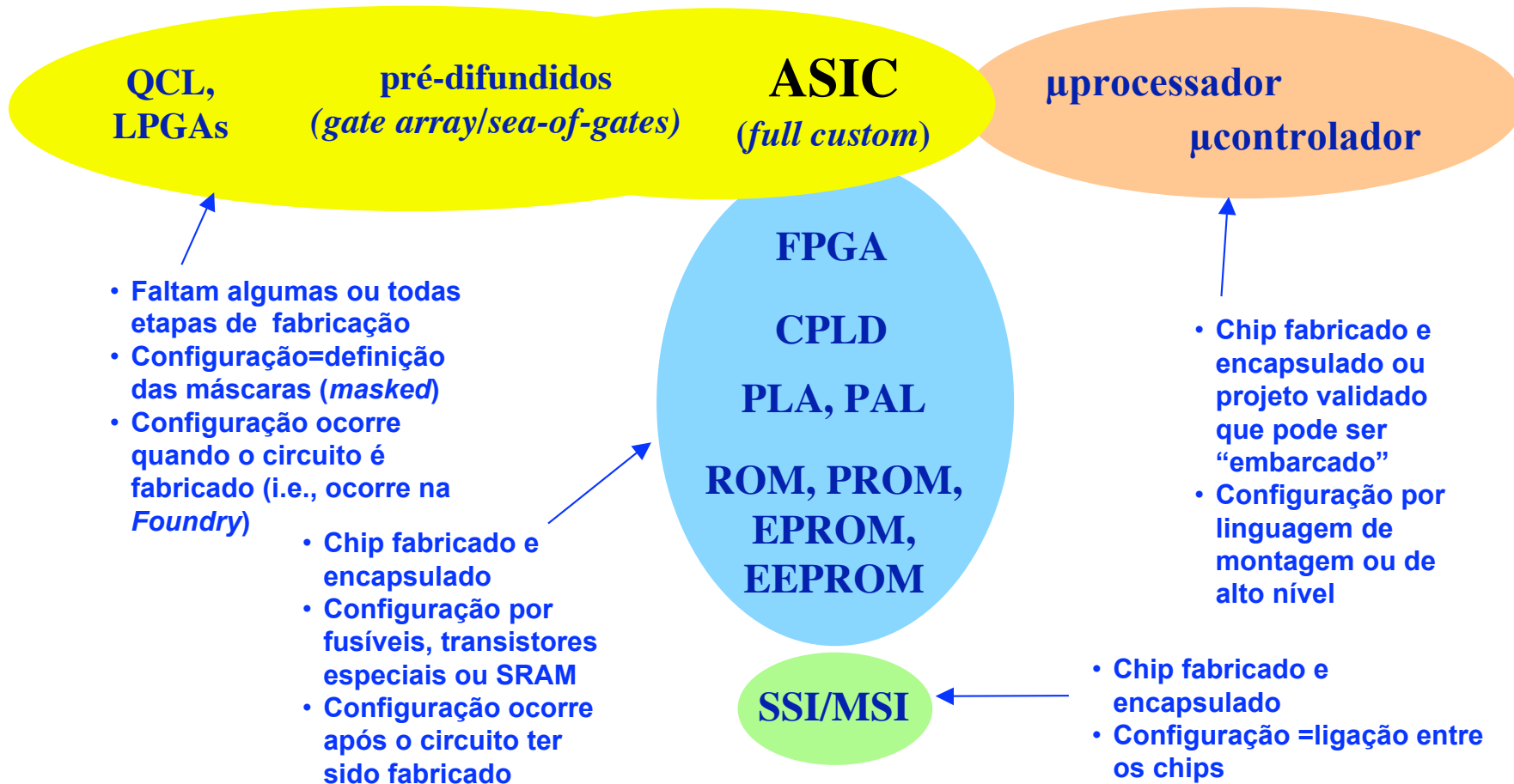
**Formas de implementação de sistemas digitais.
Introdução à Linguagem VHDL e familiarização com o
Quartus II da Altera.**

Prof. José Luís Güntzel
guntzel@inf.ufsc.br

www.inf.ufsc.br/~guntzel/ine5348/ine5348.html

Formas de Implementação de Sistemas Digitais

► Como implementar um sistema digital?



Formas de Implementação de Sistemas Digitais

▶ Interferência do Projetista no Processo de Fabricação (três opções):

1. Definição dos leiautes dos transistores e das conexões

- Todas as geometrias para todas as etapas de fabricação

2. Definição dos leiautes das conexões (todas ou algumas)

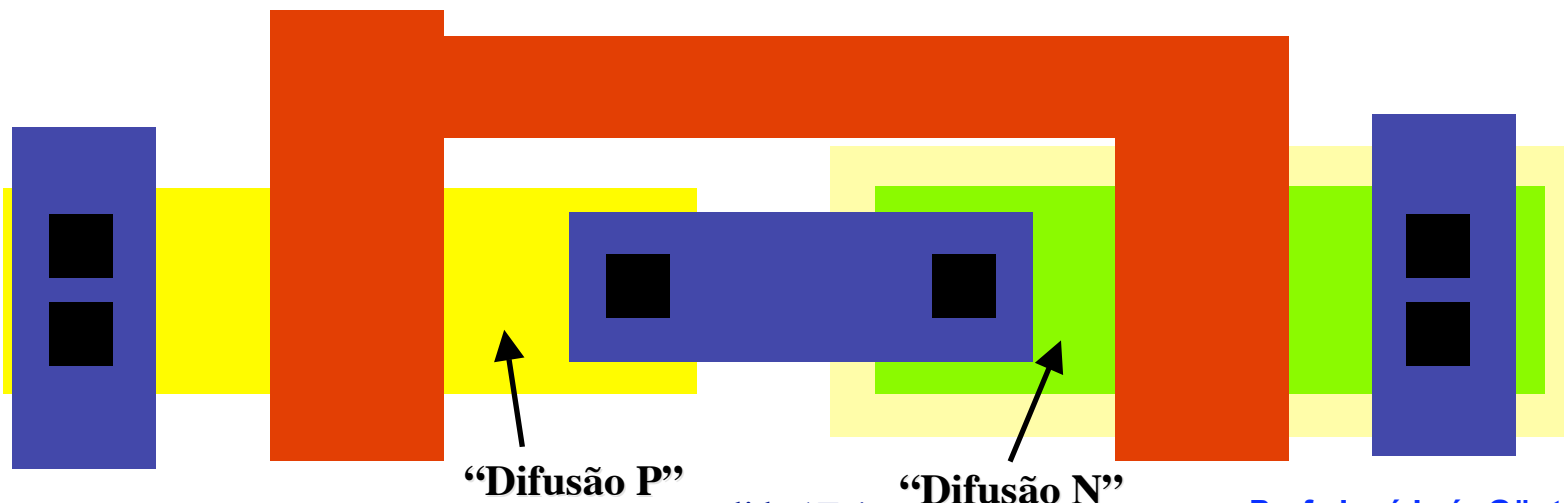
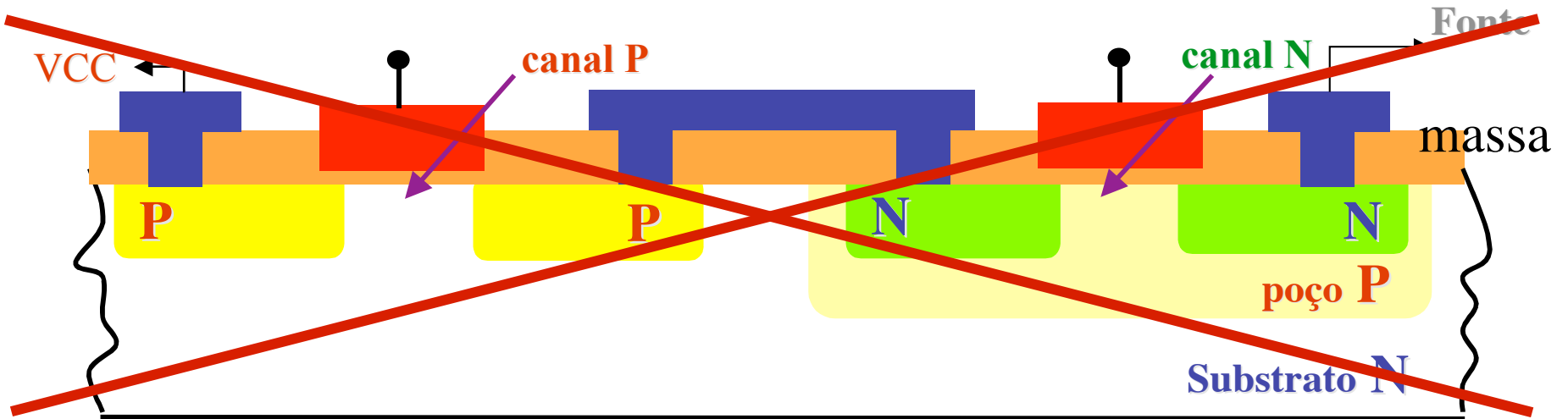
- Interfere apenas nas últimas etapas de fabricação

3. Configuração (Programação) após o encapsulamento

- Sem interferência nas etapas de fabricação
- Tecnologias: EPROM, EEPROM, FLASH e SRAM

Formas de Implementação de Sistemas Digitais

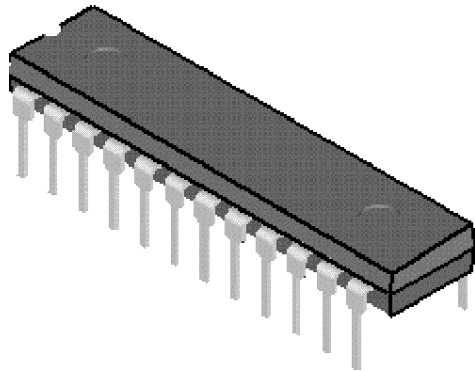
► Estrutura de um Inversor CMOS



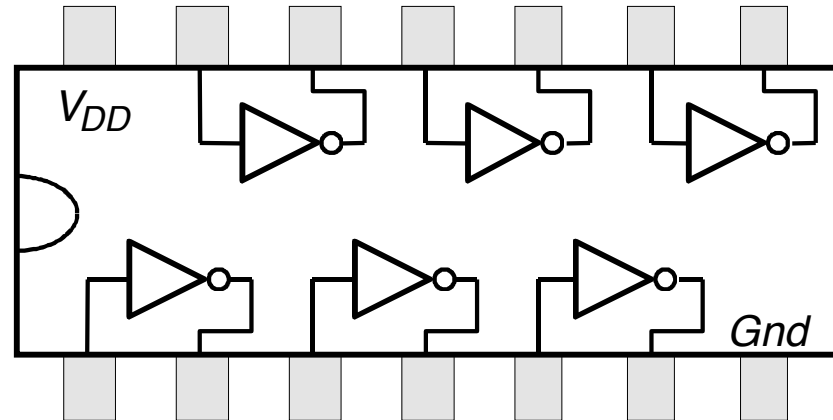
Formas de Implementação de Sistemas Digitais

► Como Implementar um Sistema Digital?

1960-1970: circuitos integrados TTL SSI e MSI da Texas Inst.



DIP: dual-inline package



Estrutura do CI 7404 da família TTL
(Texas Instruments)

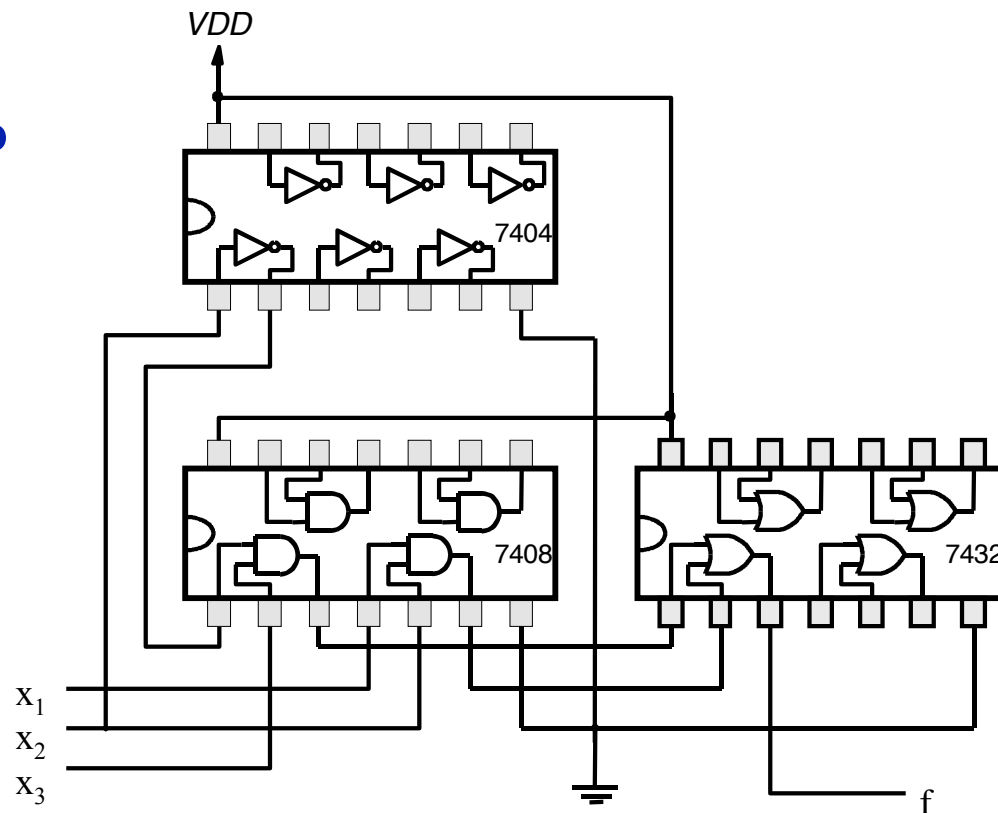
Diversos fabricantes surgiram: National, AMD, Cypress

Formas de Implementação de Sistemas Digitais

► Como Implementar um Sistema Digital?

Problema: baixa capacidade de integração

$$f = x_1x_2 + \overline{x_2}x_3$$



Formas de Implementação de Sistemas Digitais

► Como Implementar um Sistema Digital?

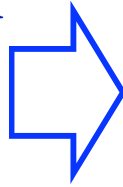
QCL,
LPGAs

pré-difundidos
(*gate array/sea-of-gates*)

ASIC
(*full custom*)

μprocessador
μcontrolador

Componentes (ou
dispositivos)
Programáveis
(ou configuráveis)

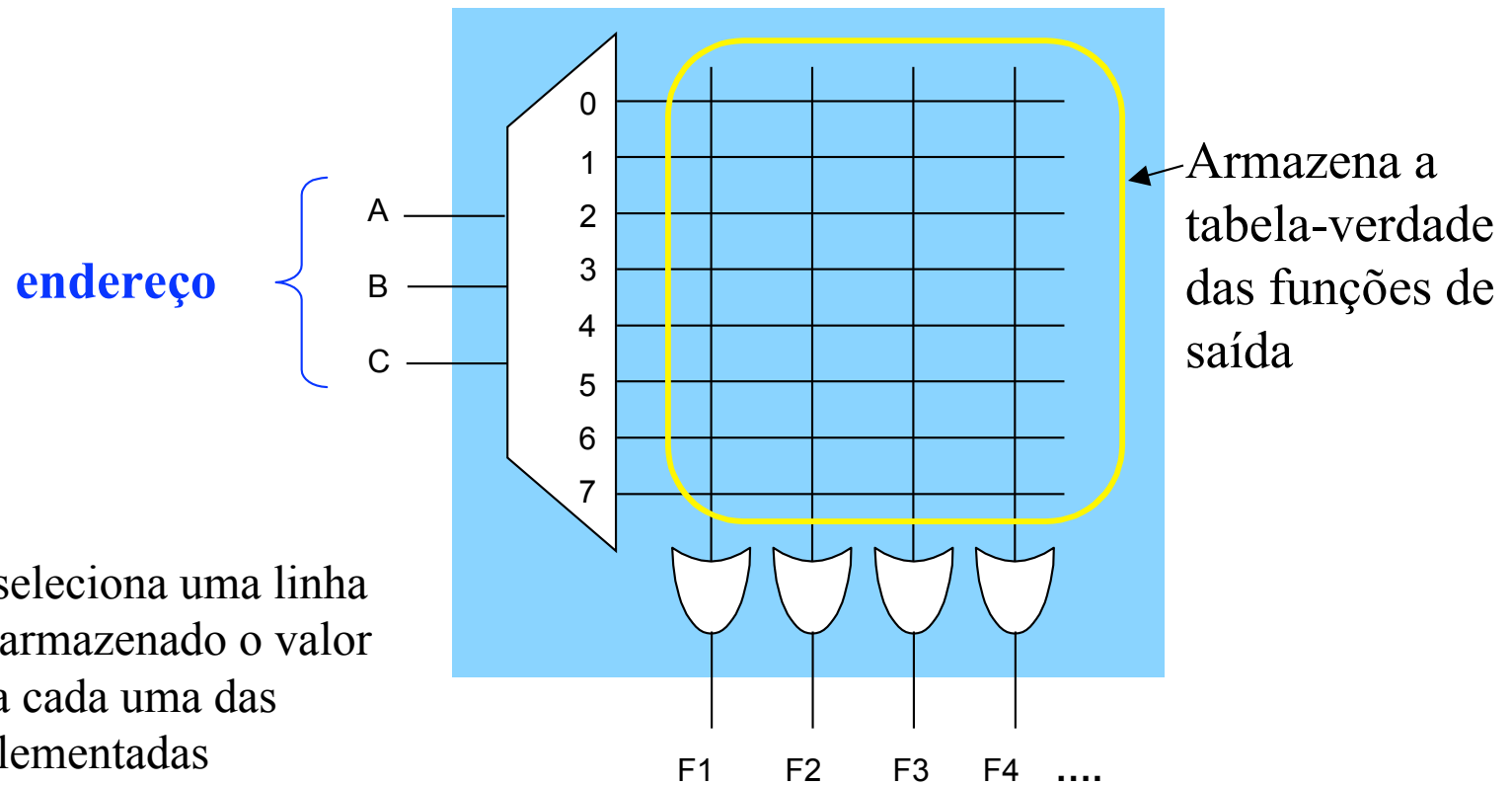


FPGA
CPLD
PLA, PAL
ROM, PROM,
EPROM,
EEPROM

SSI/MSI

Formas de Implementação de Sistemas Digitais

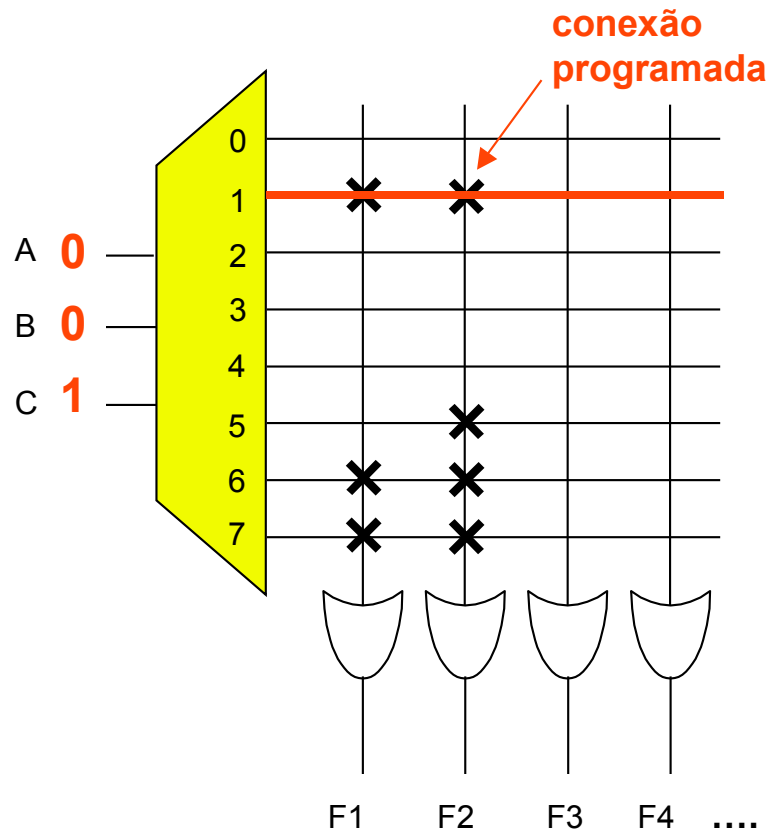
▶ Memórias PROM, EPROM e EEPROM



O endereço seleciona uma linha na qual está armazenado o valor de saída para cada uma das funções implementadas

Formas de Implementação de Sistemas Digitais

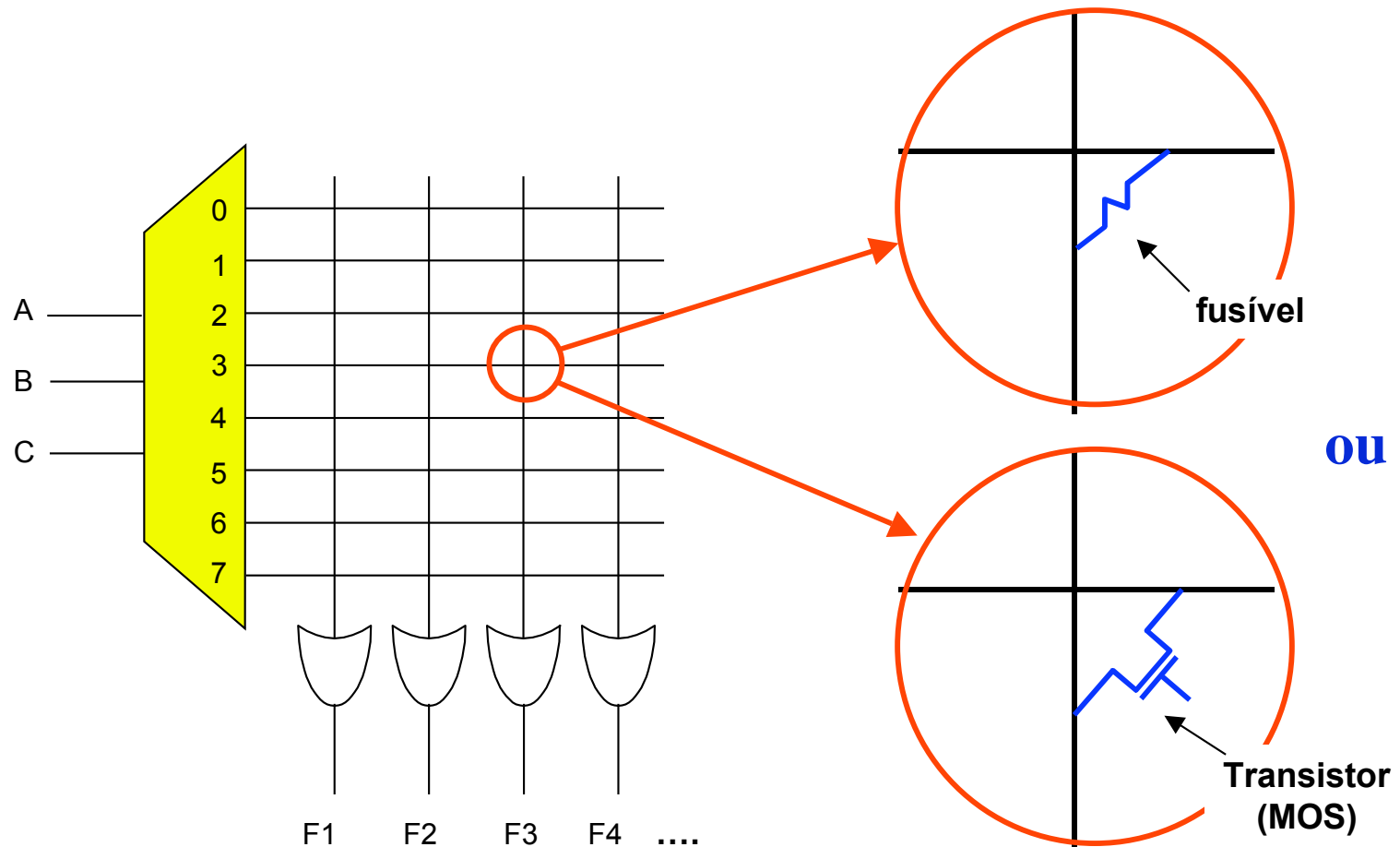
▶ Memórias PROM, EPROM e EEPROM



A	B	C	F1	F2
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	0
1	0	0	0	0
1	0	1	0	1
1	1	0	1	1
1	1	1	1	1

Formas de Implementação de Sistemas Digitais

► Tecnologia para Configuração (Programação)



slide 1T.10

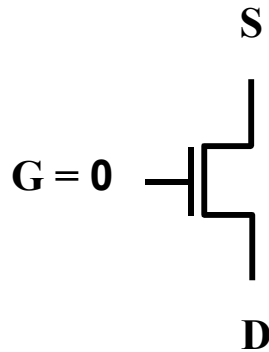
Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

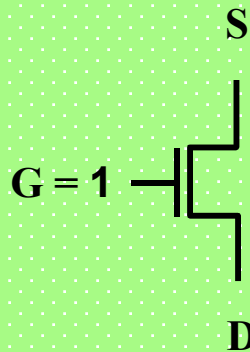
► Tecnologia para Configuração (Programação)

Funcionamento Simplificado do transistor NMOS:

“pode ser usado como uma chave eletrônica”



chave aberta
(sem corrente elétrica)
 $D \neq S$



chave fechada
com corrente elétrica até que
 $D = S$

Formas de Implementação de Sistemas Digitais

► Tecnologia para Configuração e Tipos de Chips Programáveis

Tecnologia	Reprogramação	Elemento de programação	Chips programáveis
PROM	não	Fusível/anti-fusível	Memórias PROM, SPLDs e CPLDs
EPROM	limitada	Transistor MOS com gate flutuante (FAMOS)	Memórias EPROM
EEPROM	limitada	Transistor MOS (FLOTOX)	Memórias EEPROM
FLASH	Quase ilimitada	Transistor MOS (ETOX)	(Flash) FPGAs
SRAM	ilimitada	Transistor CMOS comum	(SRAM) FPGAs

Formas de Implementação de Sistemas Digitais

▶ **PLDs: *Programmable Logic Devices***

- **TTLs e PROMs oferecem quase nenhuma flexibilidade e baixíssima integração**
- **A partir de 1970 surgiram alternativas com maior capacidade de integração, os PLDs**
- **Um PLD é um circuito lógico programável de propósito geral**
- **Tipos: PLAs, PALs[®]**

[®] marca registrada da Advanced Micro Devices - AMD

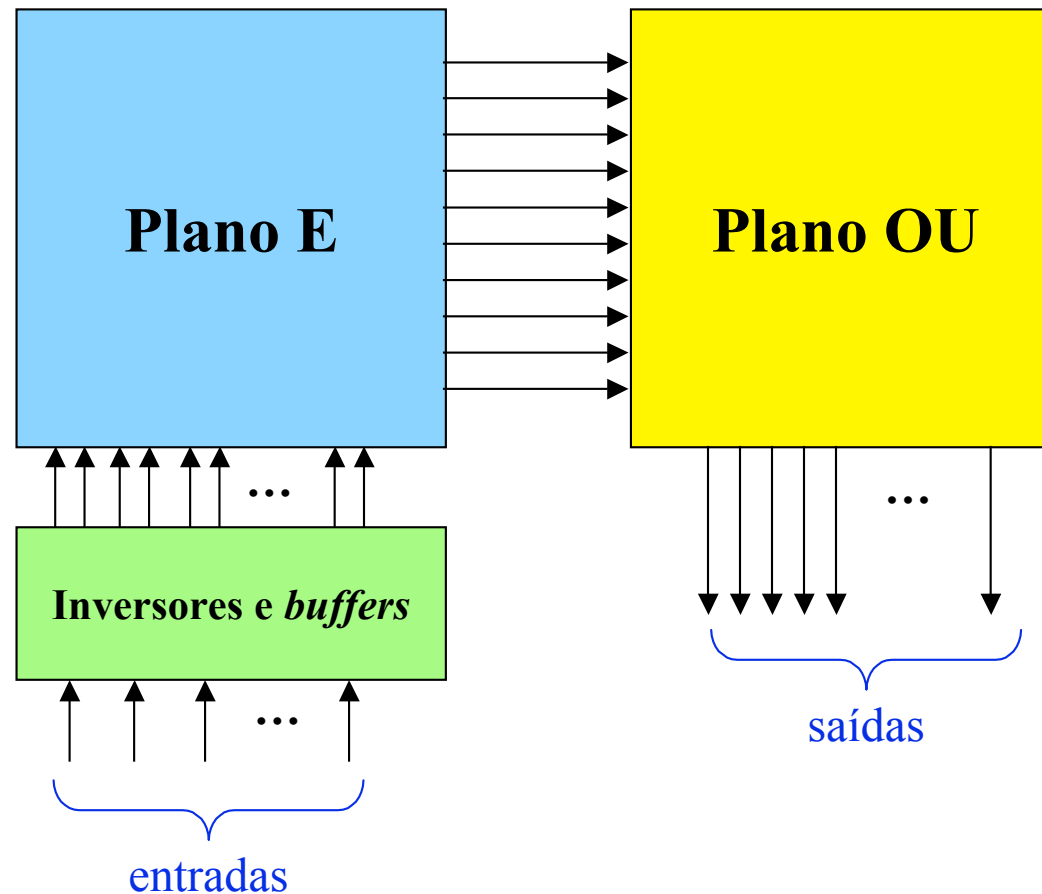
Formas de Implementação de Sistemas Digitais

▶ **PLA: Programmable Logic Array**

Introduzida no mercado pela Philips, (início da década de 1970).

Um PLA típico possui:

- 16 entradas
- 48 produtos
- 8 saídas



Formas de Implementação de Sistemas Digitais

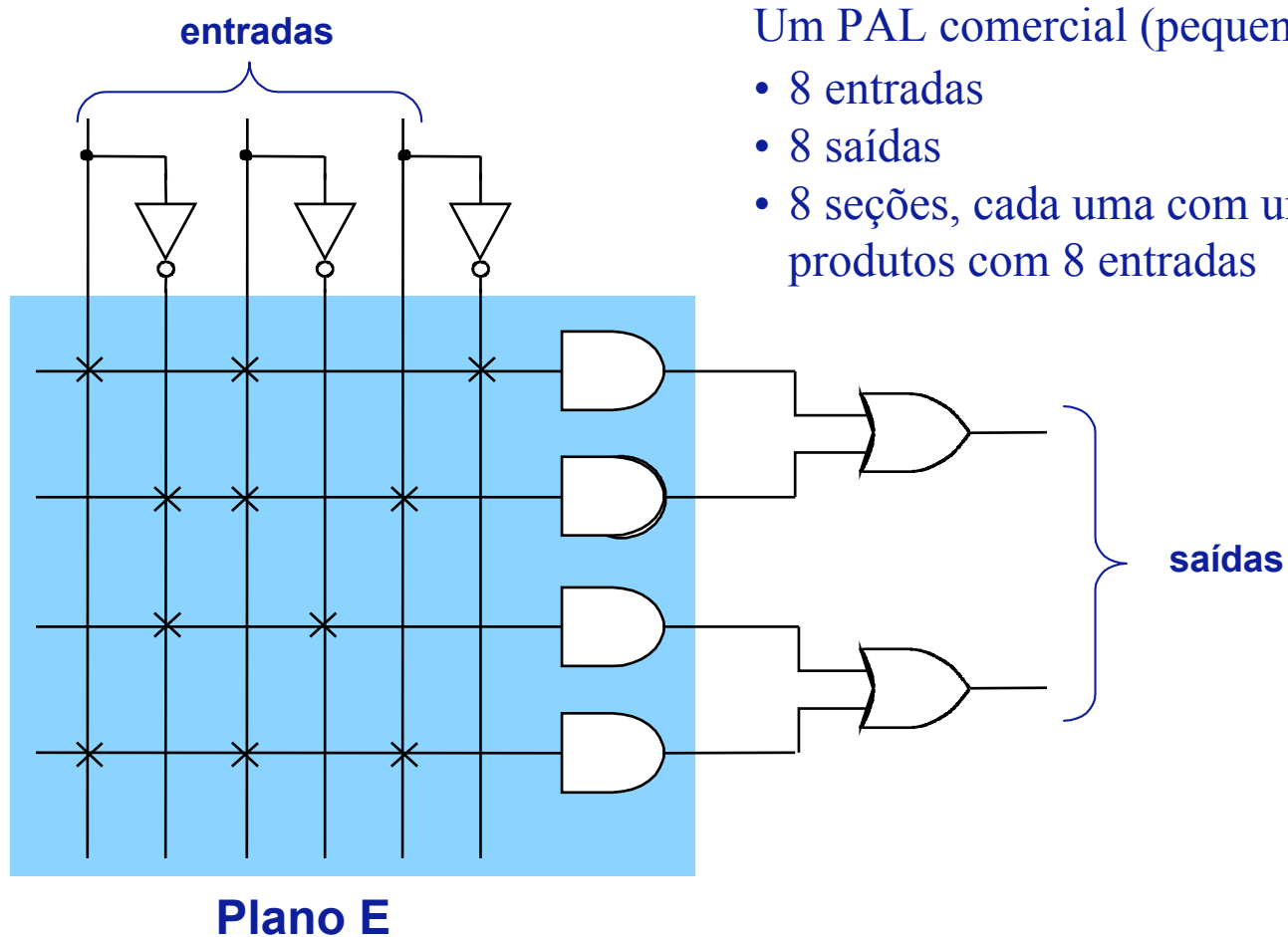
▶ **PAL: Programmable Array Logic**

- **PLAs possuem muitas conexões possíveis, o que encarece o componente**
- **PALs[®] possuem menos flexibilidade, mas são bem mais baratas**
- **O plano OU é fixo**

[®] marca registrada da Advanced Micro Devices - AMD

Formas de Implementação de Sistemas Digitais

▶ PAL: *Programmable Array Logic*



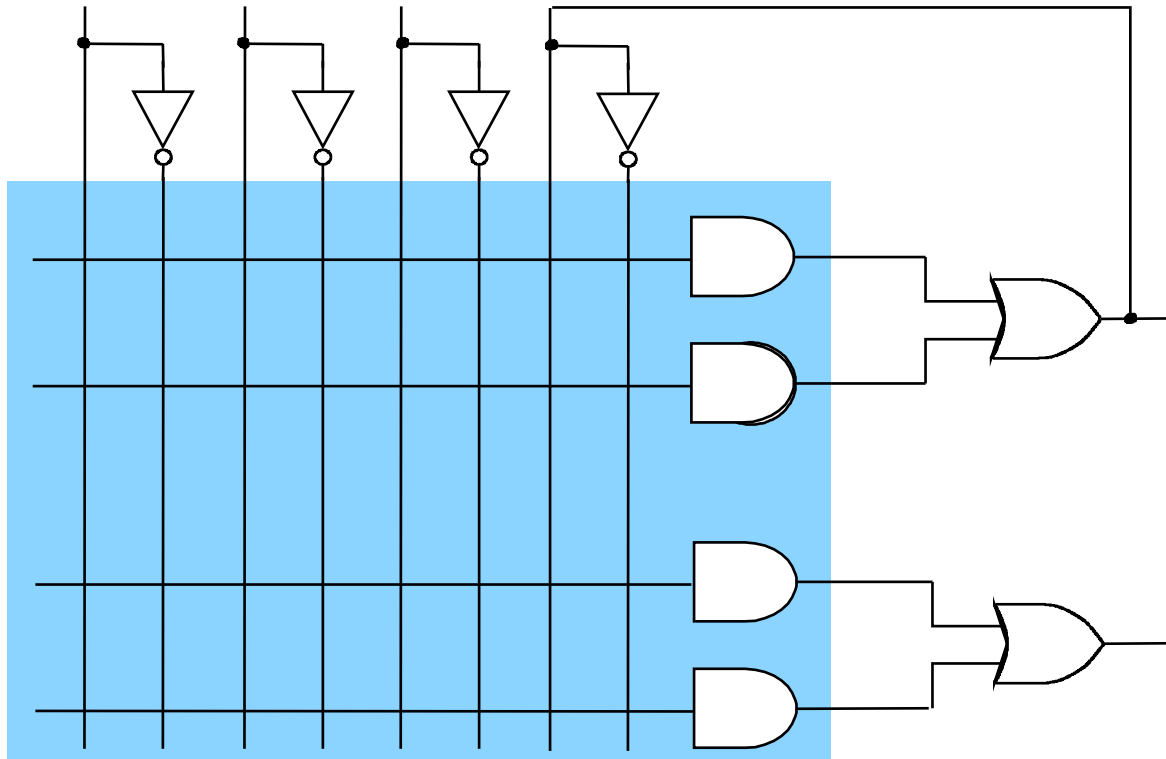
Um PAL comercial (pequeno) possui:

- 8 entradas
- 8 saídas
- 8 seções, cada uma com uma soma de produtos com 8 entradas

Formas de Implementação de Sistemas Digitais

▶ PAL: *Programmable Array Logic*

Circuito com uma saída especial permite lógica multinível



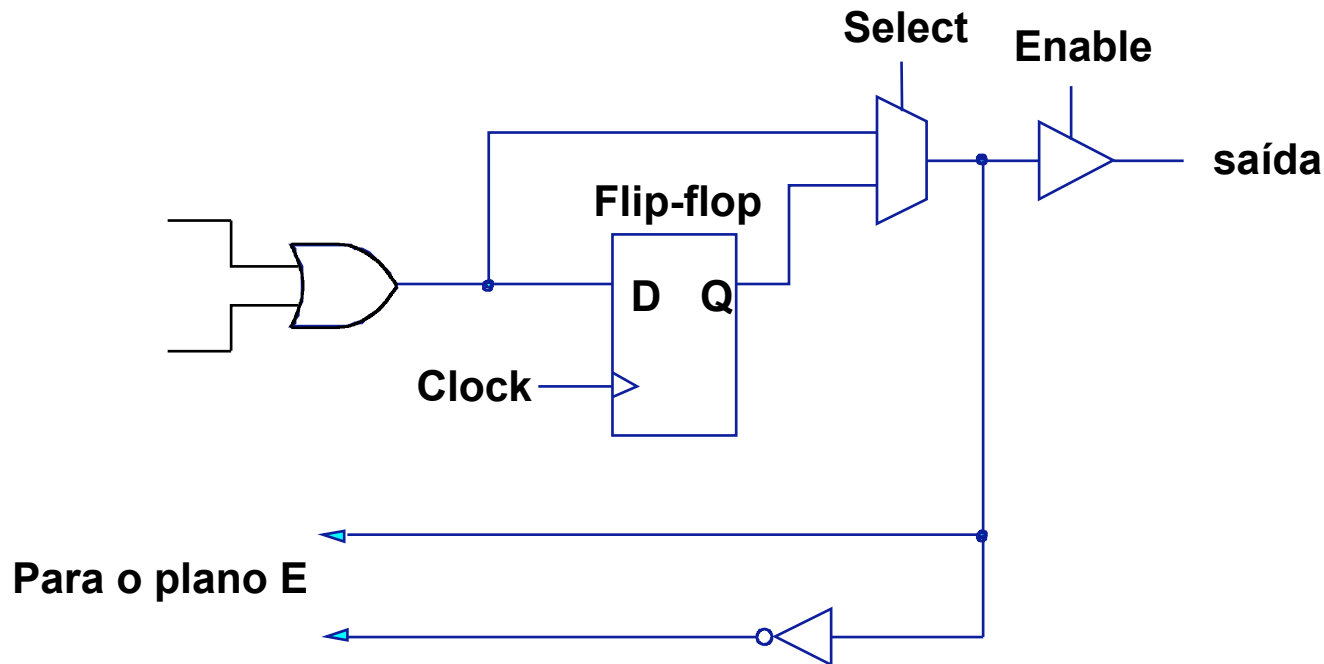
slide 1T.17

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

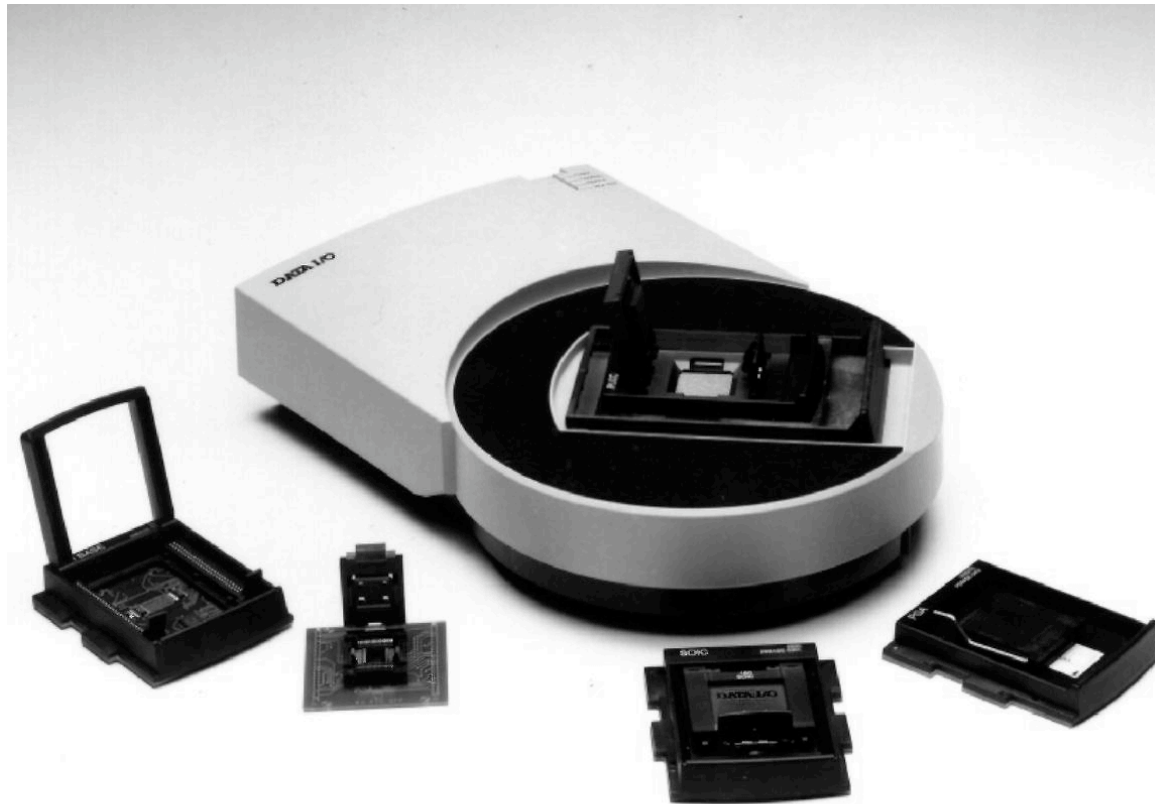
▶ PAL: *Programmable Array Logic*

Circuito extra na saída para aumentar a flexibilidade



Formas de Implementação de Sistemas Digitais

▶ Equipamento para Programação de PLDs



Formas de Implementação de Sistemas Digitais

▶ SPLDs (PLAs e PALs)

Fabricantes de SPLDs/modelos:

empresa	produtos	Web page
Altera	Classic, FLASHlogic	www.altera.com
Atmel	PAL	www.atmel.com
Cypress	PAL	www.cypress.com
Lattice	GAL	www.latticesemi.com
Philips	PLA, PAL	www.philips.com
Vantis	PAL	www.vantis.com

Formas de Implementação de Sistemas Digitais

▶ **CPLDs: *Complex Programmable Logic Devices***

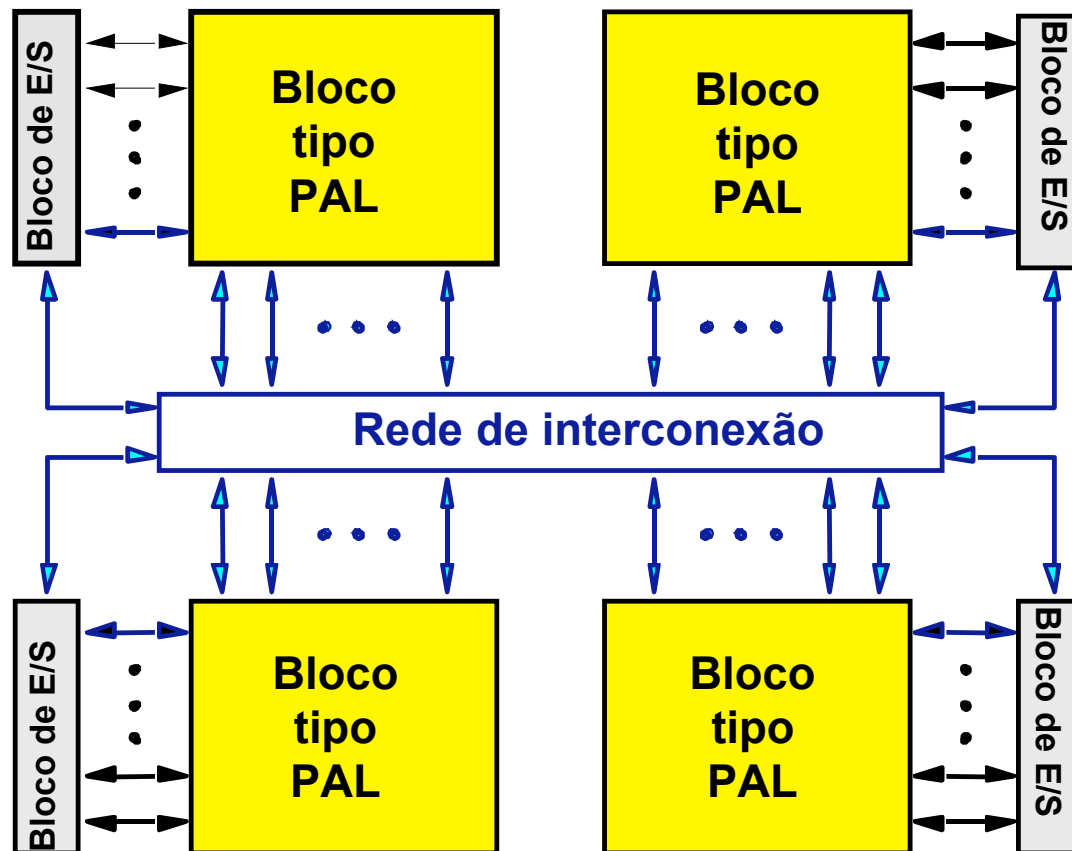
- **PLAs e PALs disponíveis com poucos pinos (máximo, 32)**
- **Circuitos complexos precisariam de muitos componentes, conectados via placa**
- **Restrições de desempenho (velocidade, consumo) e tamanho**

CPLDs:

- **Lançados no final da década dos 80 (+/- 1989, El Gamal), pela Altera.**

Formas de Implementação de Sistemas Digitais

► CPLDs: *Complex Programmable Logic Devices*

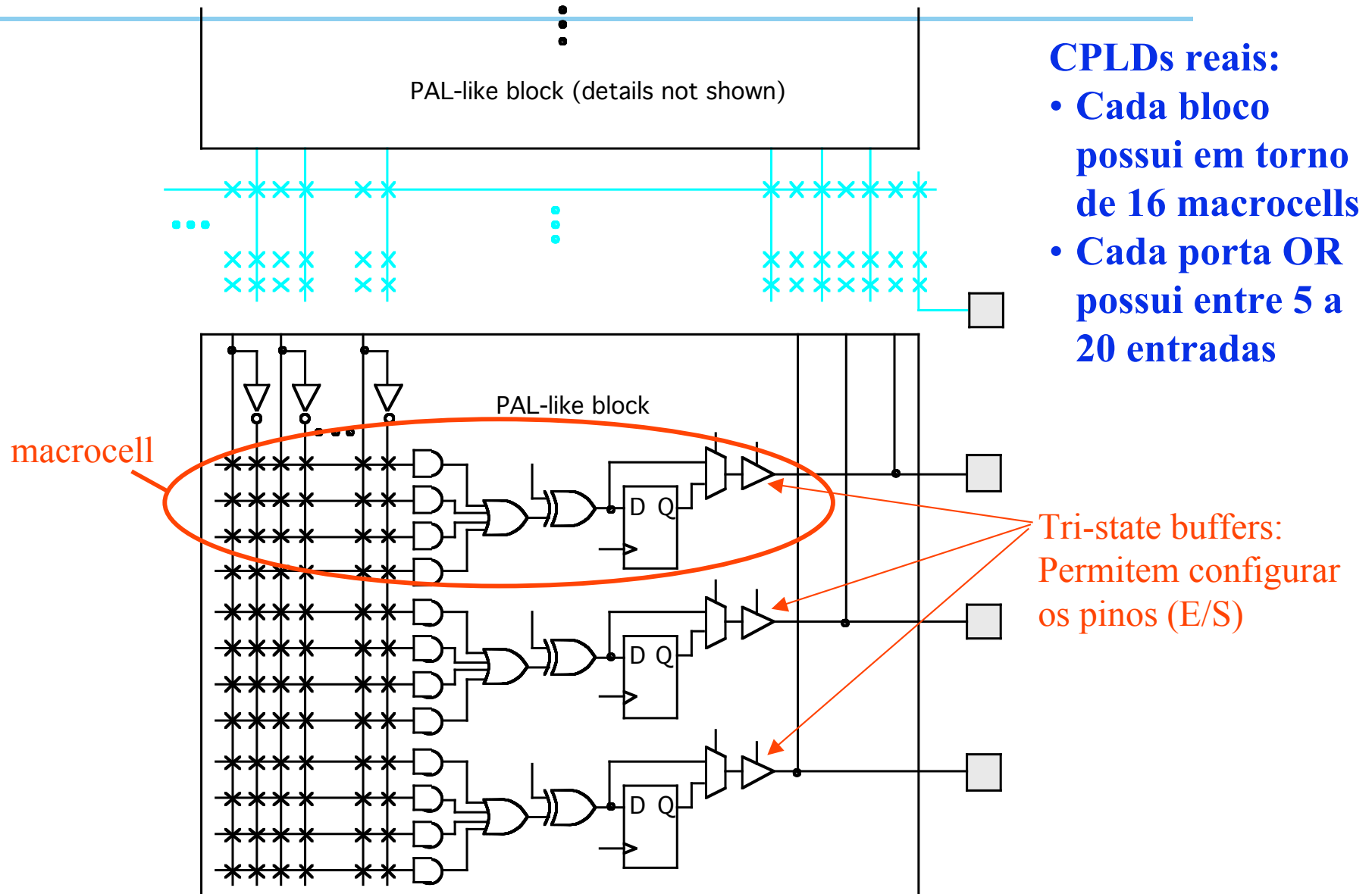


Estrutura de um CPLD

CPLDs existentes no mercado:

- Possuem entre 2 a 100 blocos tipo PAL
- Variedade de encapsulamentos, com até 200 pinos (QFP)

Formas de Implementação de Sistemas Digitais



Formas de Implementação de Sistemas Digitais

▶ CPLDs: *Complex Programmable Logic Devices*

Fabricantes de CPDLs/modelos:

empresa	produtos	Web page
Altera	MAX 5000, 7000, 9000	www.altera.com
Atmel	ATE, ATV	www.atmel.com
Cypress	FLASH370, Ultra37000	www.cypress.com
Lattice	ispLSI 1000-8000	www.latticesemi.com
Philips	XPLA	www.philips.com
Vantis	MACH 1-5	www.vantis.com
Xilinx	XC9500	www.xilinx.com

Formas de Implementação de Sistemas Digitais

▶ **FPGAs: *Field Programmable Gate Arrays***

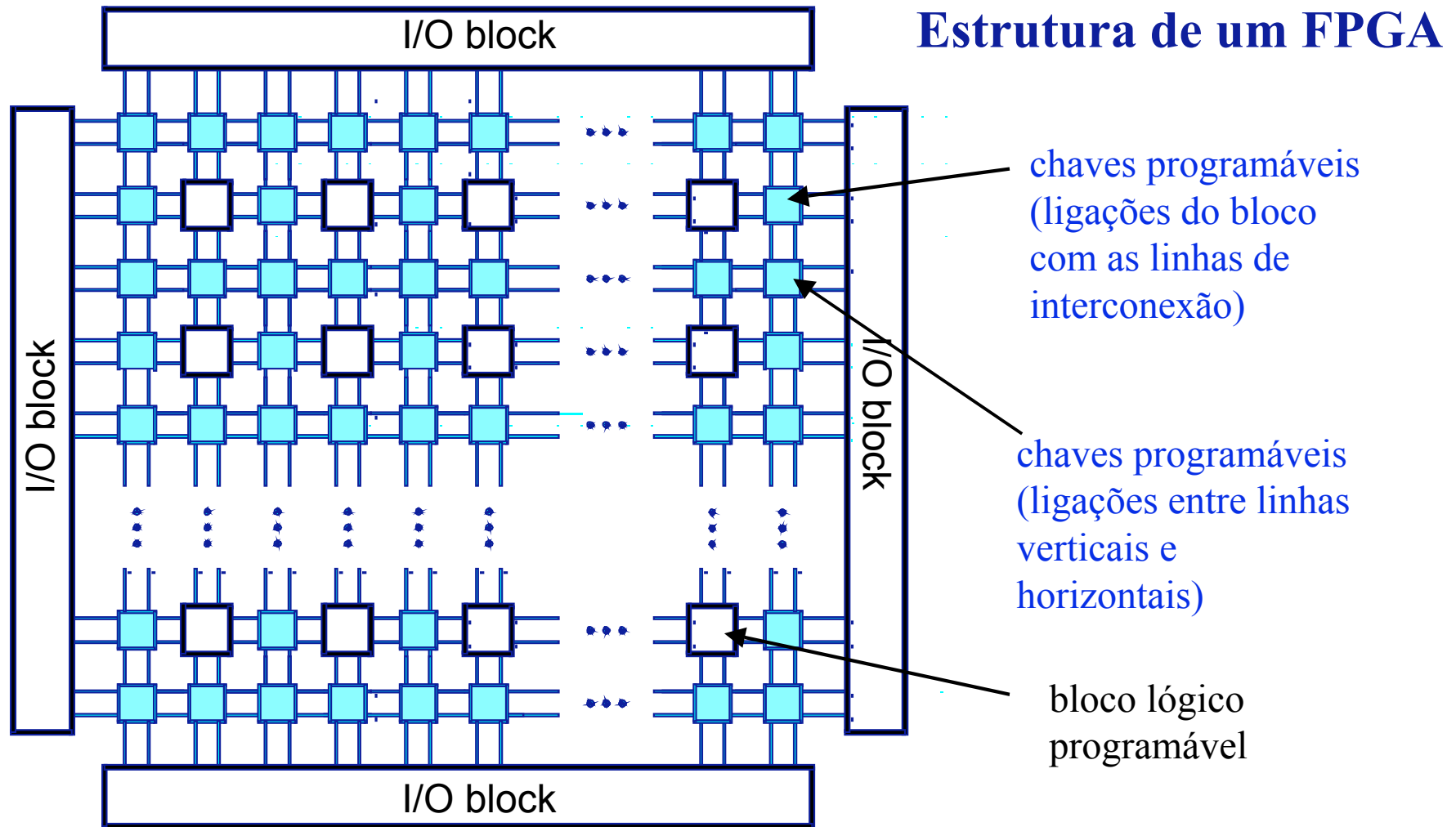
- **PLAs e PALs são muito simples (<200 gates equivalentes)**
 - **CPLDs têm capacidade moderada (até 100.000 gates equivalentes)**
 - **Atualmente, FPGAs apresentam capacidade de mais de 1 milhão de gates equivalentes**
- **Os blocos programáveis dos FPGAs não contêm planos E/OU**
 - **Os “blocos lógicos” (*logic blocks*) são baseados na implementação direta da tabela-verdade (*lookup tables*)**

Formas de Implementação de Sistemas Digitais

▶ **FPGAs: *Field Programmable Gate Arrays***

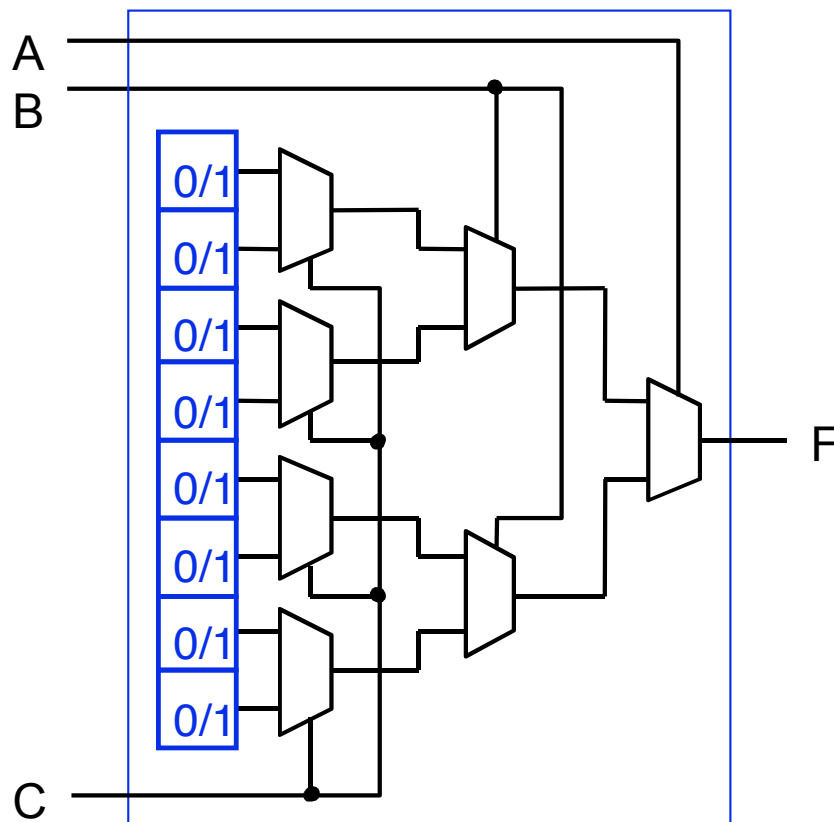
- **O conteúdo de um FPGA é perdido quando a alimentação é interrompida**
 - **A placa onde está o FPGA deve ter também uma EPROM ou EEPROM, a qual contém a programação da FPGA**
 - **Os elementos de armazenamento do FPGA são carregados automaticamente quando a alimentação é ligada**
- FPGAs permitem a reconfiguração (dinâmica ou estática) de um sistema**

Formas de Implementação de Sistemas Digitais



Formas de Implementação de Sistemas Digitais

► FPGAs: LUTs (*Lookup Tables*)



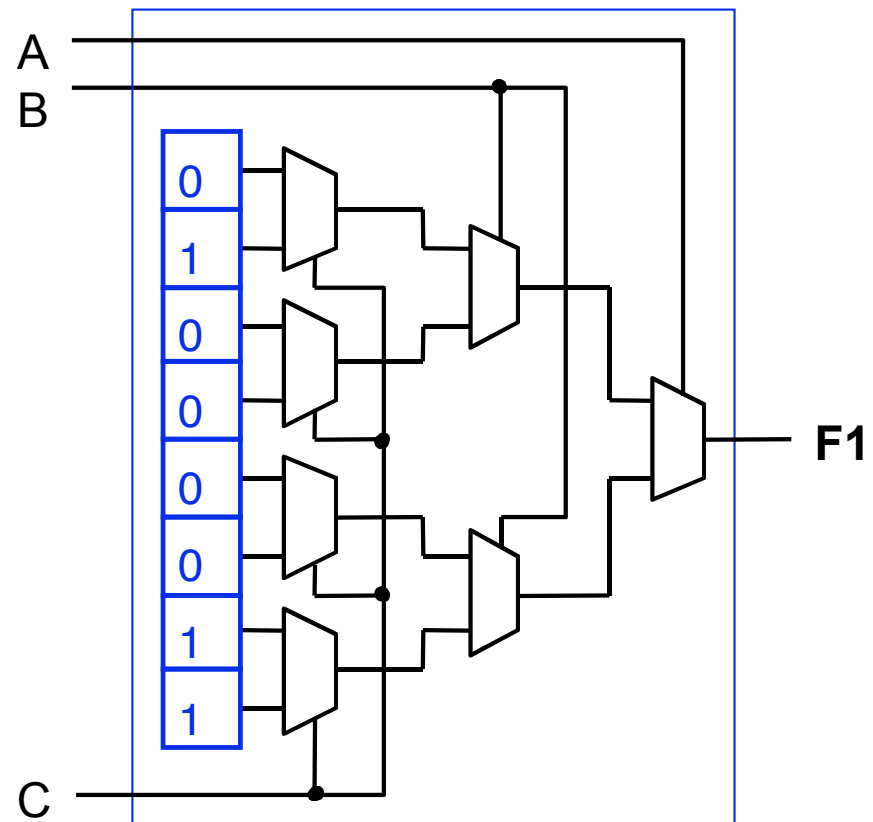
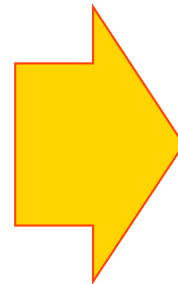
- Implementadas com muxes 2:1 e bits de memória, SRAM (reprogramabilidade...)
- Normalmente, possuem 4 ou 5 entradas
- Implementam qualquer função lógica. Para 4 entradas, existem $2^{2^4} = 65.536$ diferentes funções!!!

Formas de Implementação de Sistemas Digitais

► FPGAs: LUTs (*Lookup Tables*)

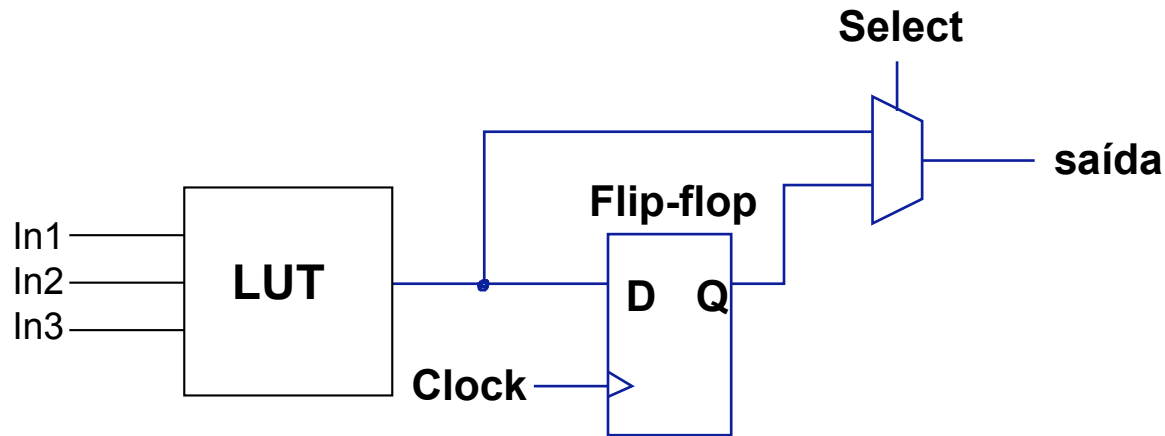
Programando LUTs

A	B	C	F1	F2
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	0
1	0	0	0	0
1	0	1	0	1
1	1	0	1	1
1	1	1	1	1



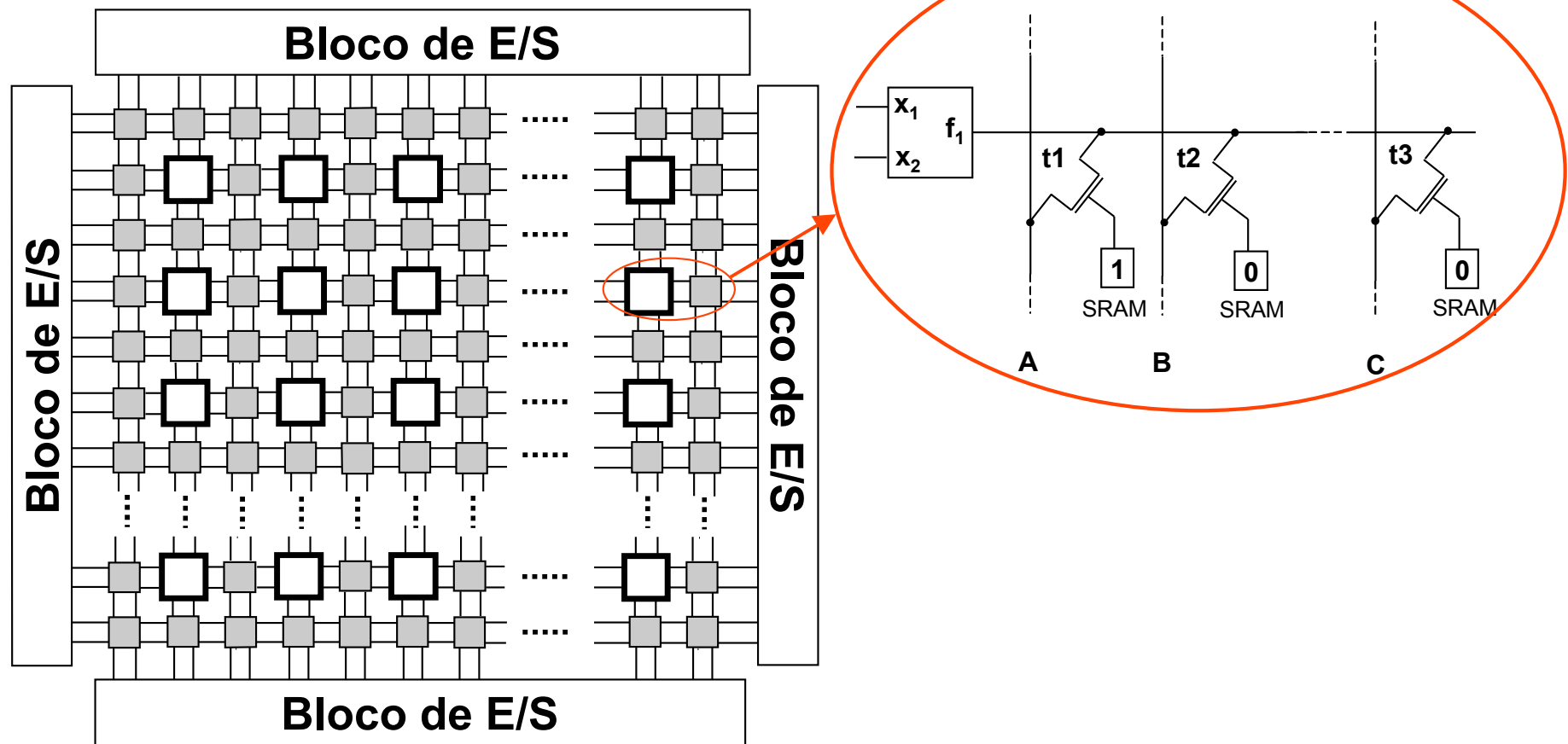
Formas de Implementação de Sistemas Digitais

▶ FPGAs: Circuito de saída

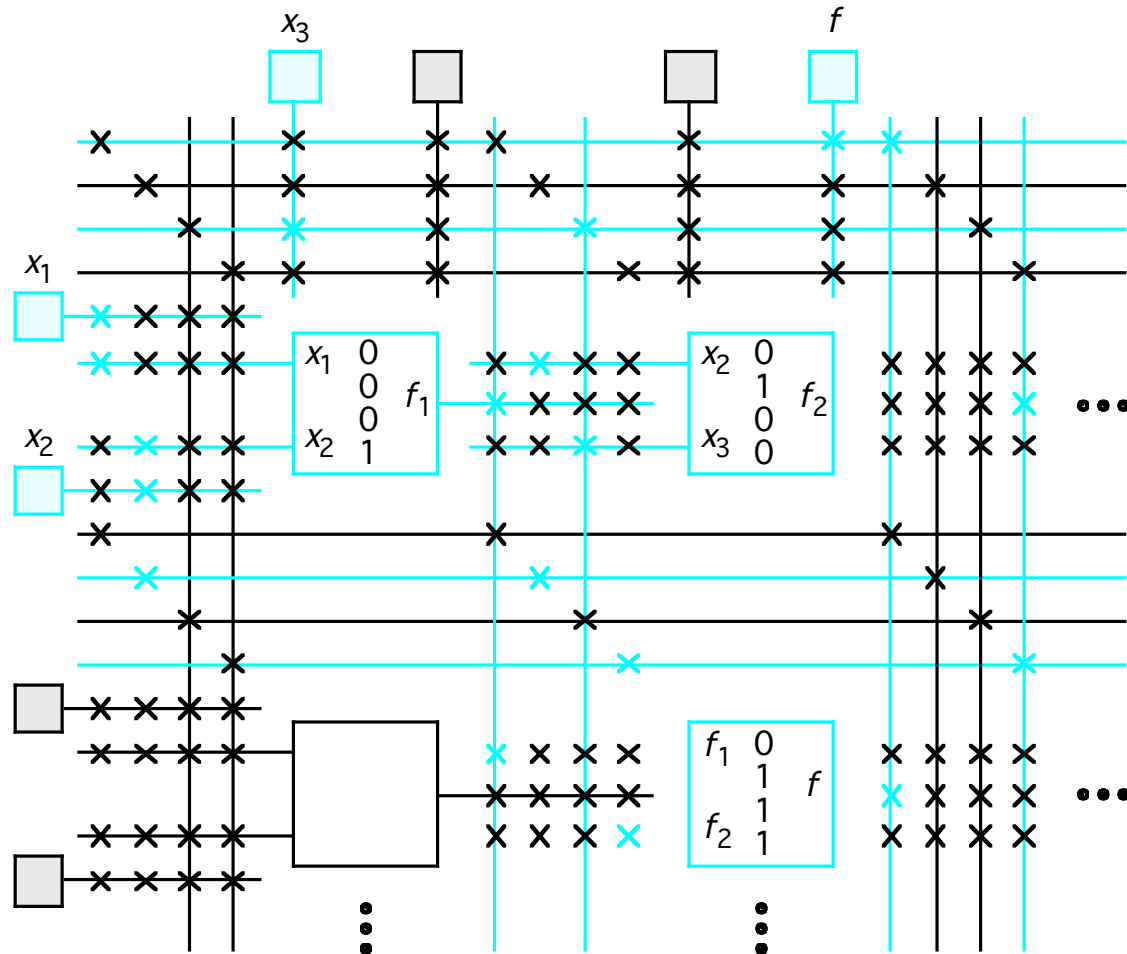


Formas de Implementação de Sistemas Digitais

► FPGAs: Configuração das Conexões



Formas de Implementação de Sistemas Digitais

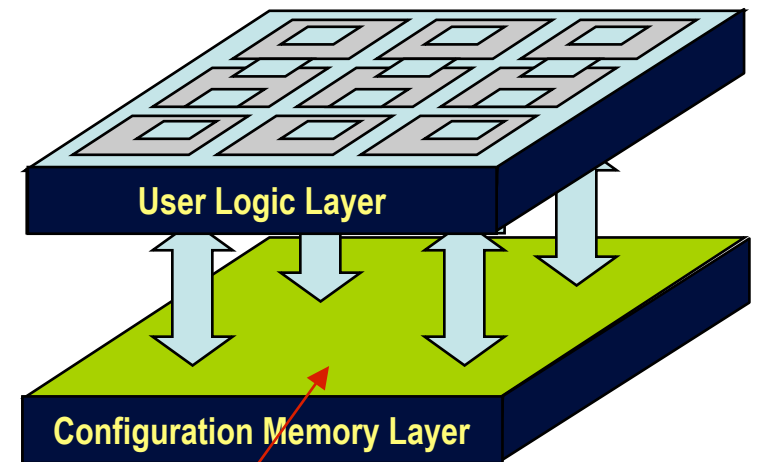


Formas de Implementação de Sistemas Digitais

► FPGAs: Configuração

- FPGA deve ser visto como “duas camadas”
 - Memória de configuração
 - Lógica do usuário
- Memória de configuração define:
 - Todas as conexões (wiring)
 - Lógica do usuário (LUTs)
 - Blocos DSP
 - Interface to hardwired blocks, e.g. PPC
 - Tamanho e conteúdo dos blocos BRAM
 - Modos de E/S (I/O Modes)

- Xilinx Virtex FPGAs
 - Permite reconfiguração parcial



Virtex 4: 1 MB – 4 MB

Transparência de F. Moraes (PUCRS)

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

▶ Demais componentes de um FPGA atual

- **Gerenciamento de clock**
 - Reduzem skew
 - Permitem multiplicar, dividir, mudar a fase da(s) frequência(s) de entrada
 - Implementações digitais (DCM – Xilinx) e analógica (PLL – Altera)
- **Blocos de memória embarcada**
 - Tipicamente blocos de 18k bits
- **Blocos DSP**
 - Multiplicadores 18x18 para funções de imagem, áudio, telecomunicações

Transparência de F. Moraes (PUCRS)

Formas de Implementação de Sistemas Digitais

▶ Demais componentes de um FPGA atual

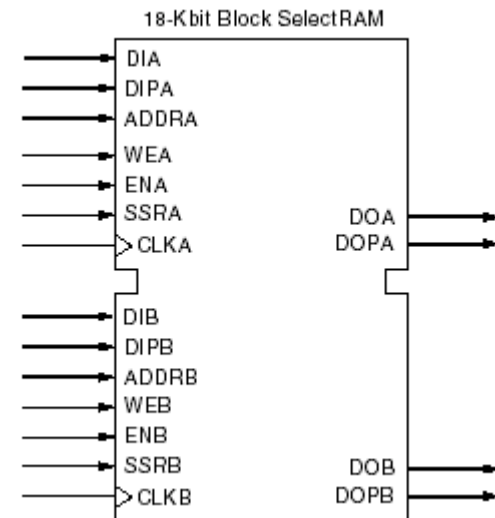
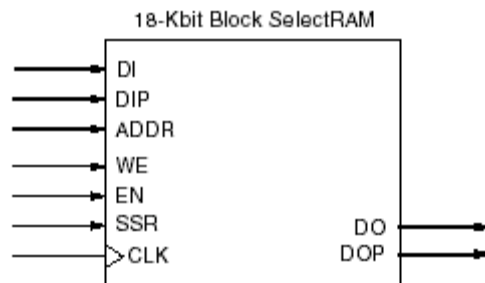
- **Processadores hard**
 - Xilinx disponibiliza o processador PowerPC (300 – 500 MHz)
 - Executam sistemas operacionais embarcados, como Linux
- **Transceivers gigabit**
 - Blocos serializadores / deserializadores para receber dados em altas taxas de transmissão
 - Virtex-4 é capaz de receber e transmitir dados em frequências de 3.2 Gbps
- **Outros**
 - Ethernet MAC
 - Criptografia do bitstream
 - Controle para auto-reconfiguração (ICAP)

Transparência de F. Moraes (PUCRS)

Formas de Implementação de Sistemas Digitais

BRAM – Bloco de memória embarcada

- Cada bloco armazena 18 Kbits (BRAM XILINX)
- Conteúdo pode ser definido pelo bitstream
- Porta simples ou dupla
- Configurações
 - 16k x 1, 8k x 2, 8k x 4, 2k x 9, 1k x 18, 512 x 36



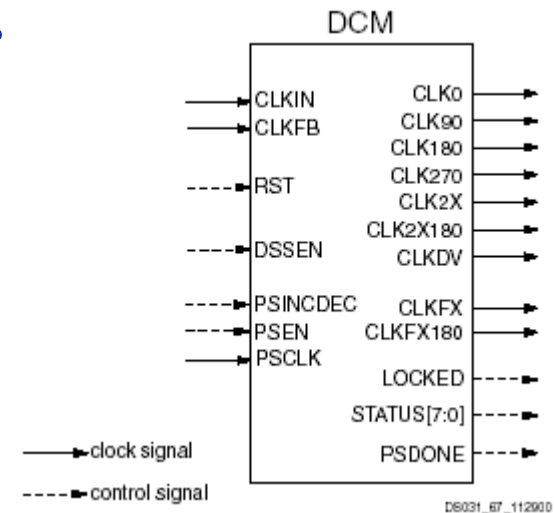
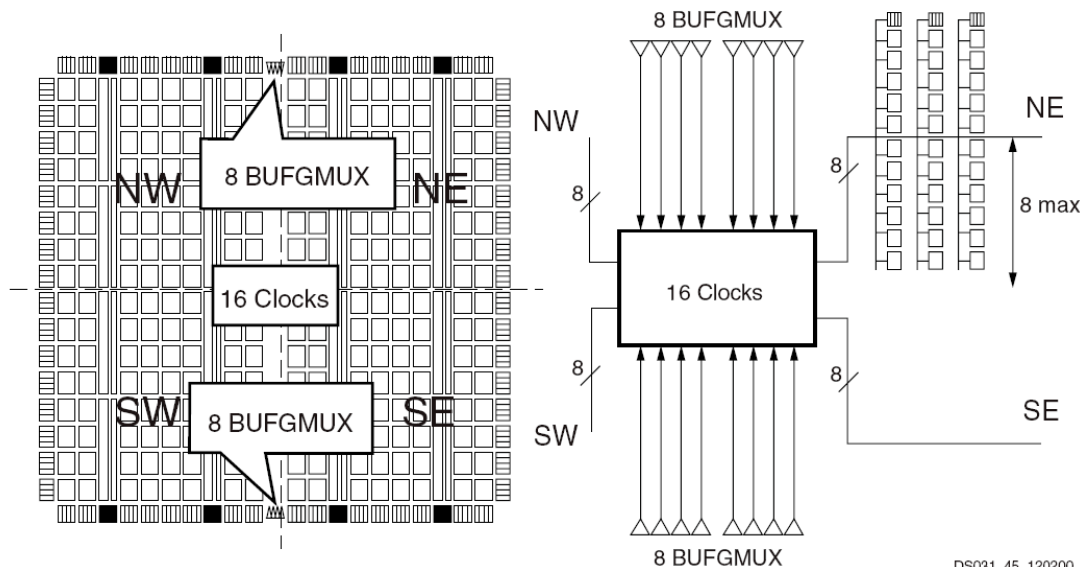
Transparência de F. Moraes (PUCRS)

Formas de Implementação de Sistemas Digitais

DCM – Digital Clock Manager

- Multiplica / divide o sinal de
- Reduz o skew

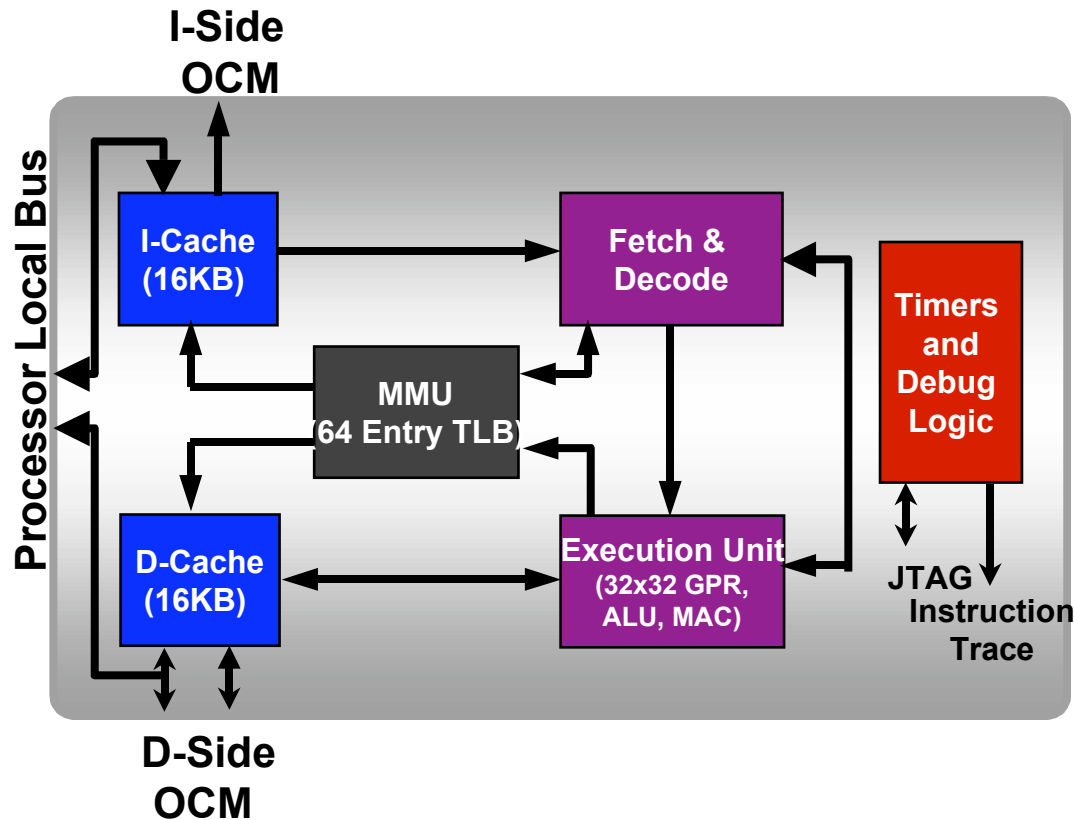
Virtex-II Clock Distribution Configurations



Transparência de F. Moraes (PUCRS)

Formas de Implementação de Sistemas Digitais

PowerPC embarcado: arquitetura e características



- 300+ MHz Core
- 16K Data / 16K Instr. Cache
- MMU
 - 64 entry unified TLB
 - Variable page size (1KB-16MB)
- 5-stage data path pipeline
- Multiply / divide unit
- 32 x 32-bit general purpose regs.
- Dedicated on-chip memory interface
- Debug and trace support

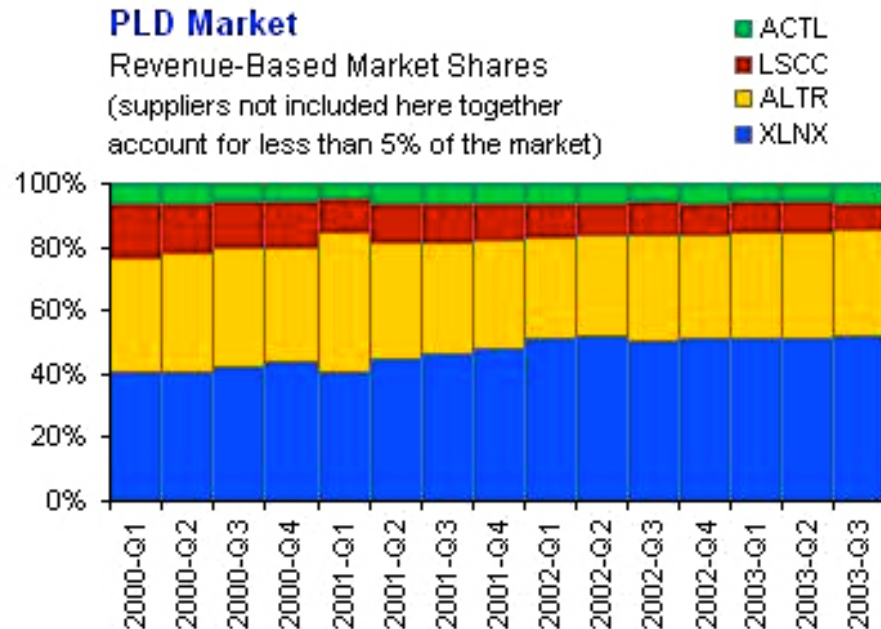
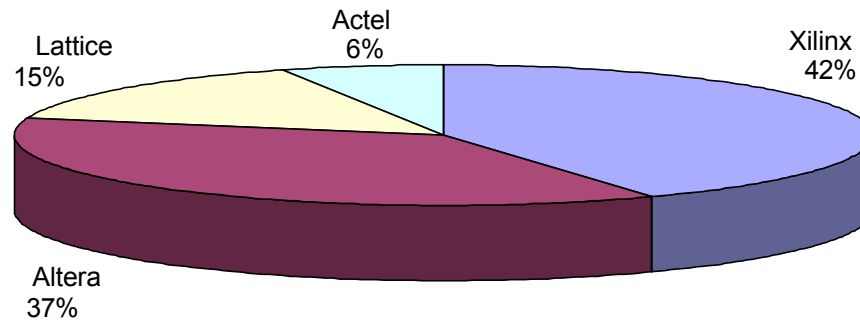
Transparência de F. Moraes (PUCRS)

slide 1T.38

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

► FPGAs: os 4 Maiores Fabricantes no Ano 2000



http://www.yeald.com/Yeald/a/17251/pld_market_shares.html

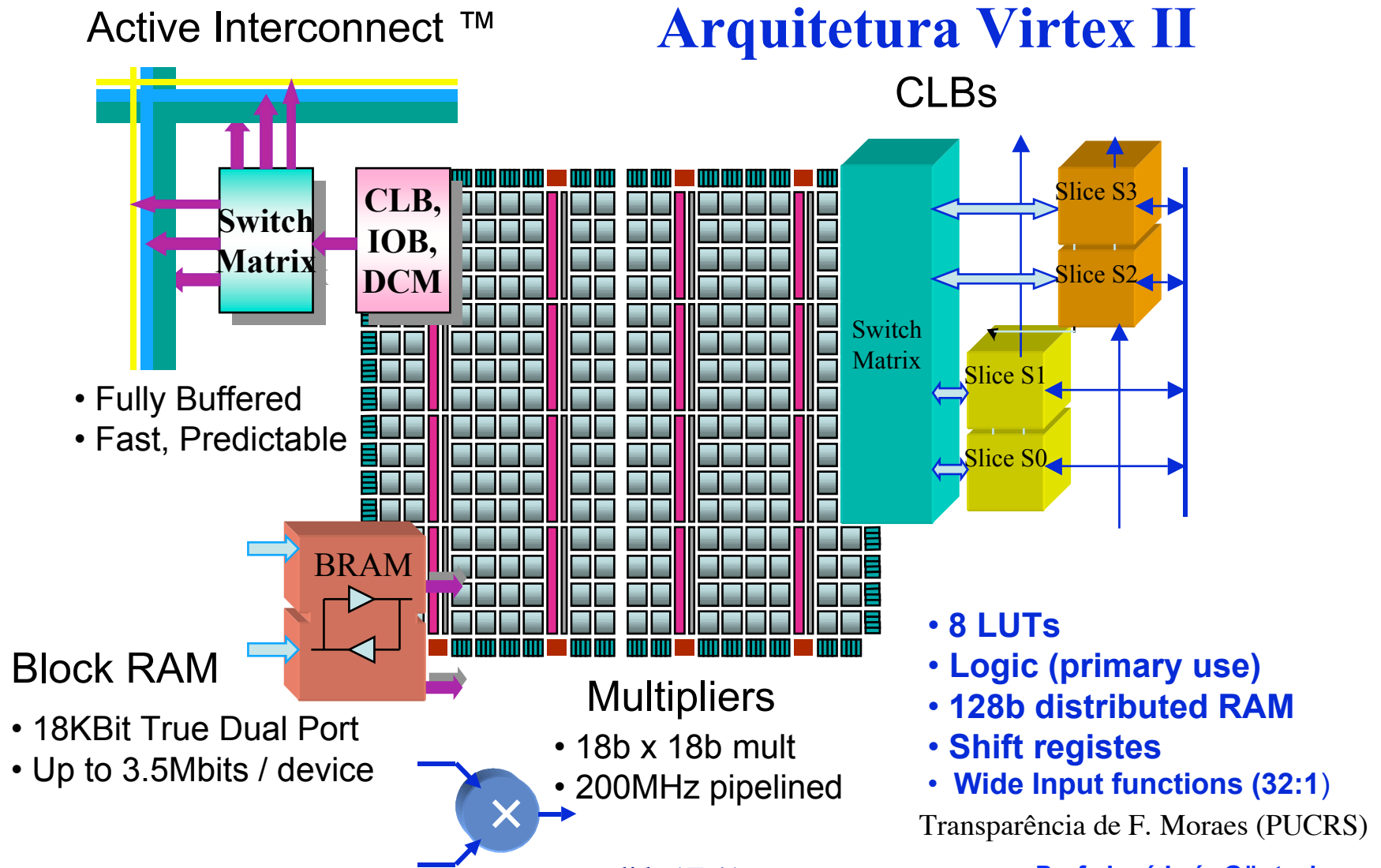
Transparência de F. Moraes (PUCRS)

Formas de Implementação de Sistemas Digitais

▶ FPGAs Xilinx

- **Família “Spartan”**
 - Baixo custo
 - 1 milhão de portas lógicas equivalentes por menos de 10 dólares a peça.
- **Família “Virtex”**
 - Alto desempenho (maior custo)
 - Virtex II, Virtex II-Pro, Virtex IV, Virtex V

Formas de Implementação de Sistemas Digitais



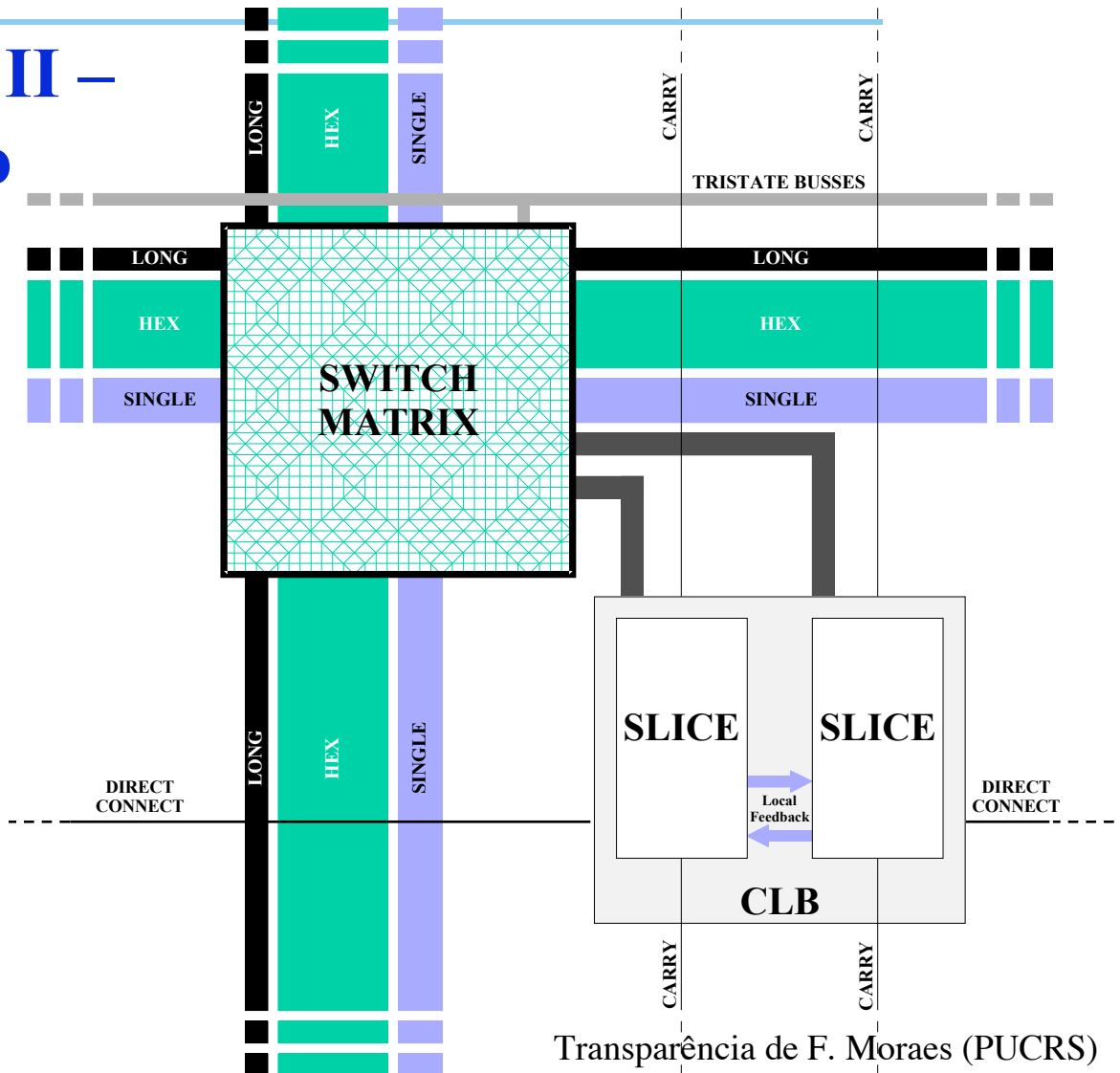
slide 1T.41

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

Arquitetura Virtex II – CLB e interconexão

- Conexões diretas entre CLBs vizinhas
 - Lógica de *vai-um*
- Matrix de conexão
 - CLB às linhas de roteamento
- Linhas de roteamento
 - Simples
 - Hexas
 - Longas
 - Tri-state



slide 1T.42

Transparência de F. Moraes (PUCRS)

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

Arquitetura do CLB do dispositivo VIRTEX-II

- Fast Carry Logic Path
- Provides fast arithmetic add and sub

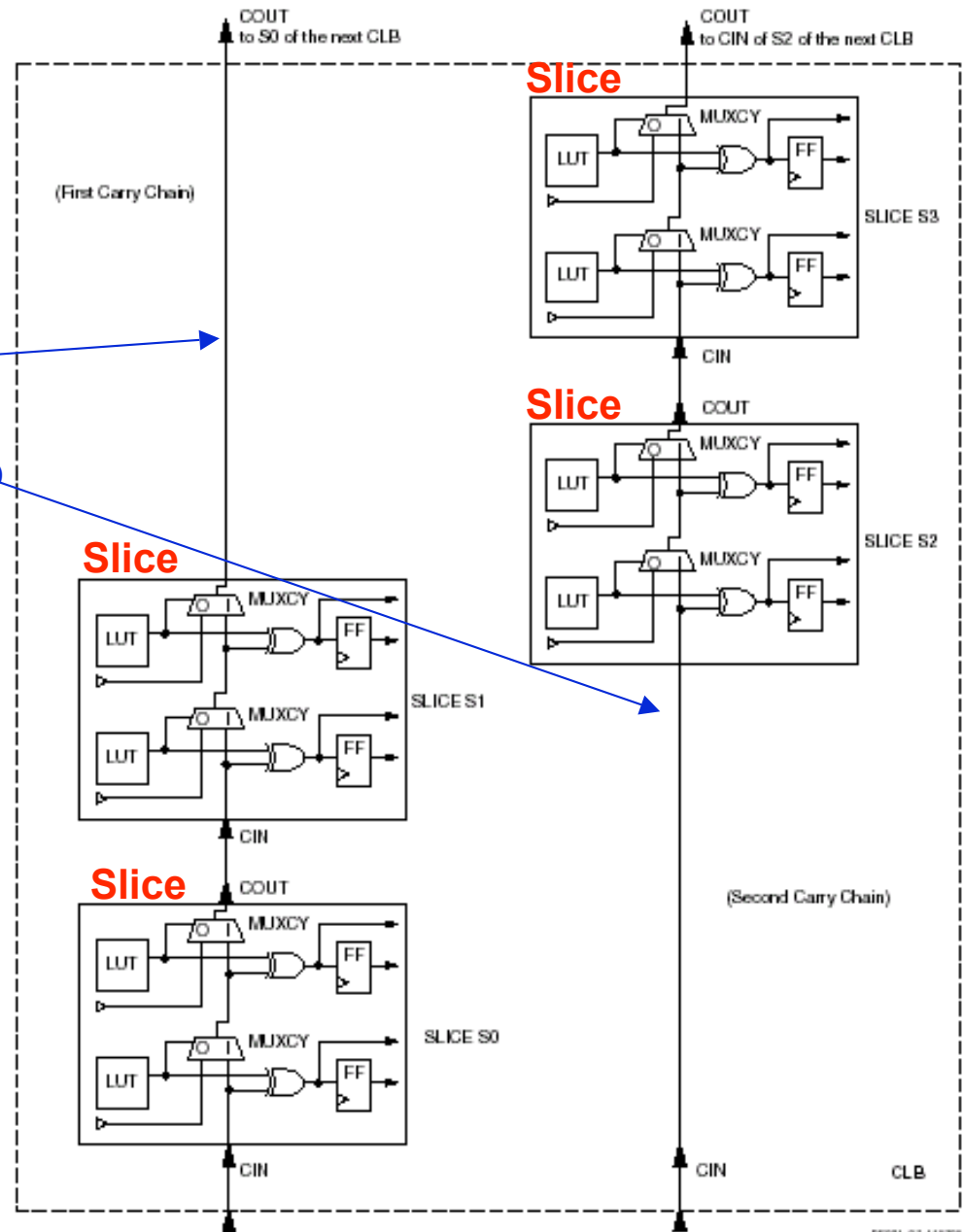
RESUMINDO O CLB

- 4 Slices
- 8 LUTS / 8 Flip-Flops
- 2 cadeias de vai-um
- 64 bits para memória
- 64 bits para shift-register

Transparência de F. Moraes (PUCRS)

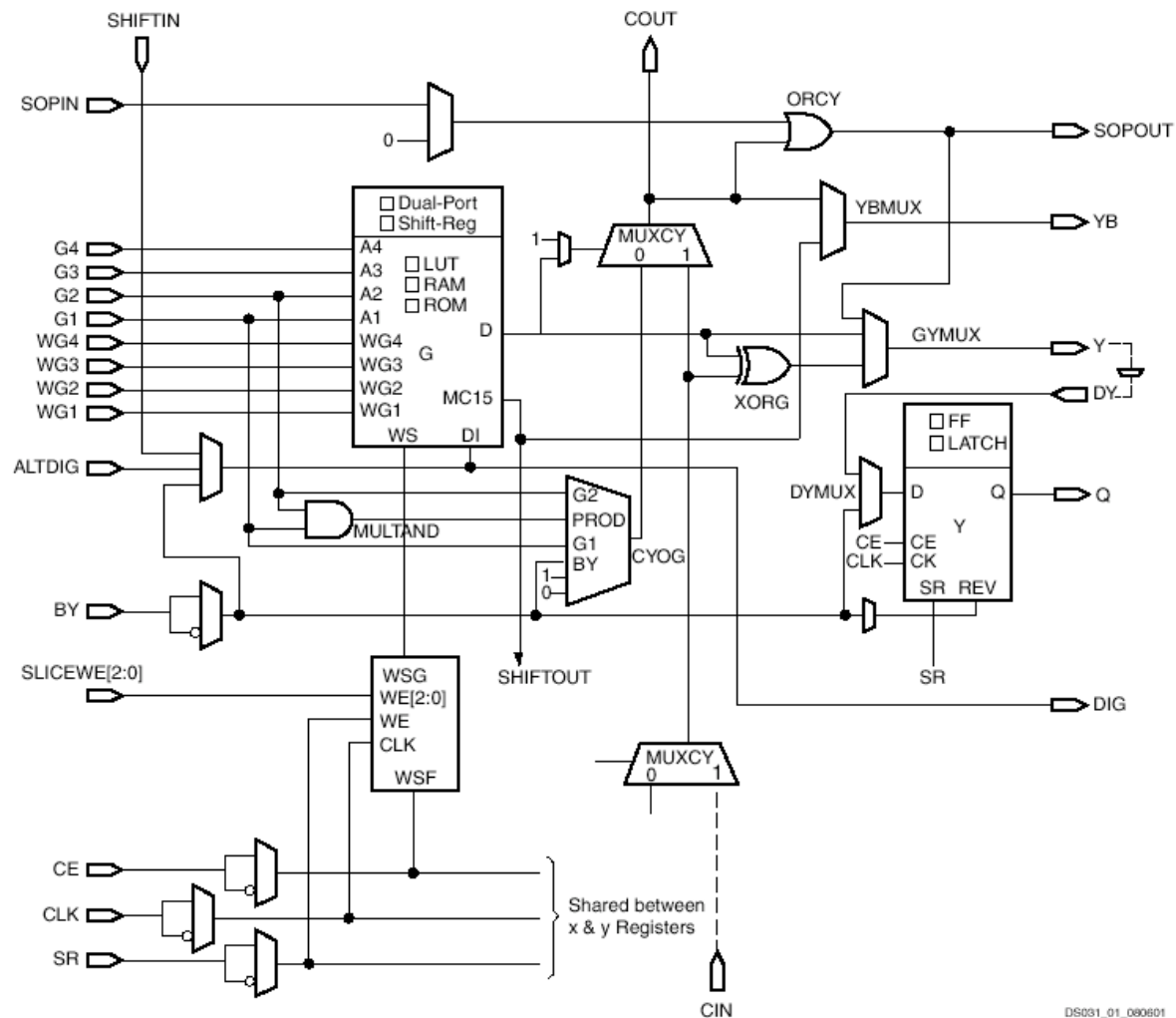
INE/CTC/UFSC

Lógica Programável - semestre 2007/2



Formas de Implementação de Sistemas Digitais

Arquitetura (metade) do Slice



Formas de Implementação de Sistemas Digitais

► Comparação Virtex-4 x Virtex-5

Característica	Virtex-5	Virtex-4	V5 Vantagens
Tecnologia	65 nm	90 nm	Maior densidade, menor consumo, menor custo
LUT	6 entradas independentes	4 entradas	Mais densidade, mais velocidade, menos consumo
DistributedRAM	256bits por CLB	64bits por CLB	Mais memória
Clock	550 MHz, PLL e DCM	500 Mhz DCM	Mais rápido
DSP	DSP48E – 550MHz 640 slices por dispositivo	DSP48 – 500 MHz – 512 slices por dispositivo	

Fonte: xilinx

Formas de Implementação de Sistemas Digitais

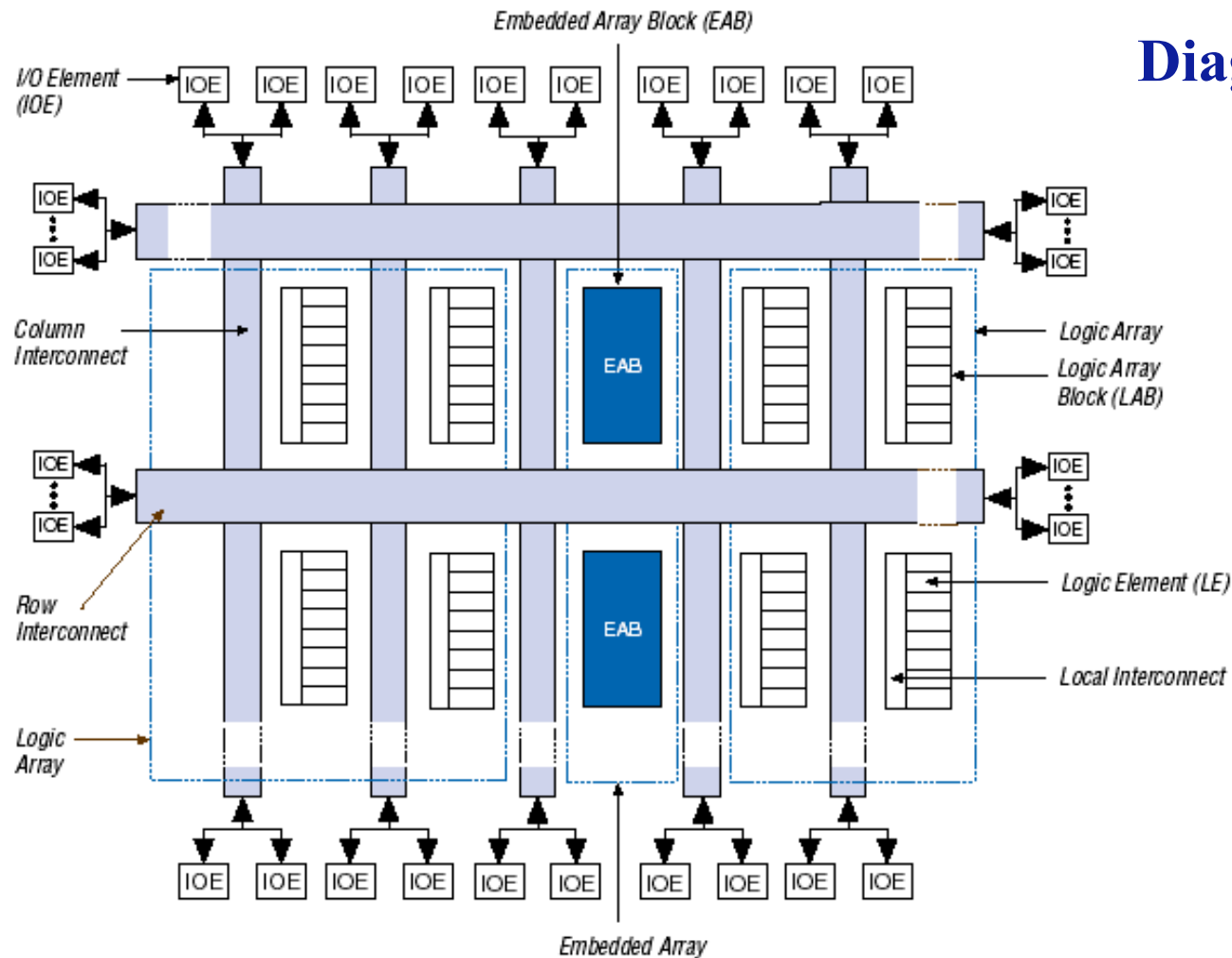
▶ FPGAs Altera

- **Família “Flex10K”**
 - Baixo custo/baixa capacidade
 - Primeira família de FPGAs da Altera
- **Família “Cyclone”**
 - Baixo custo
 - Mais usada atualmente é Cyclone II
- **Família “Stratix”**
 - Família mais atual
 - Stratix II: mais usada atualmente, frequência de clock de até 600MHz
 - Stratix III: alto desempenho (maior custo)
 - Stratix IV: baixo consumo de energia
 - Stratix V: recém lançada

Formas de Implementação de Sistemas Digitais

► FPGAs Altera: Flex10k

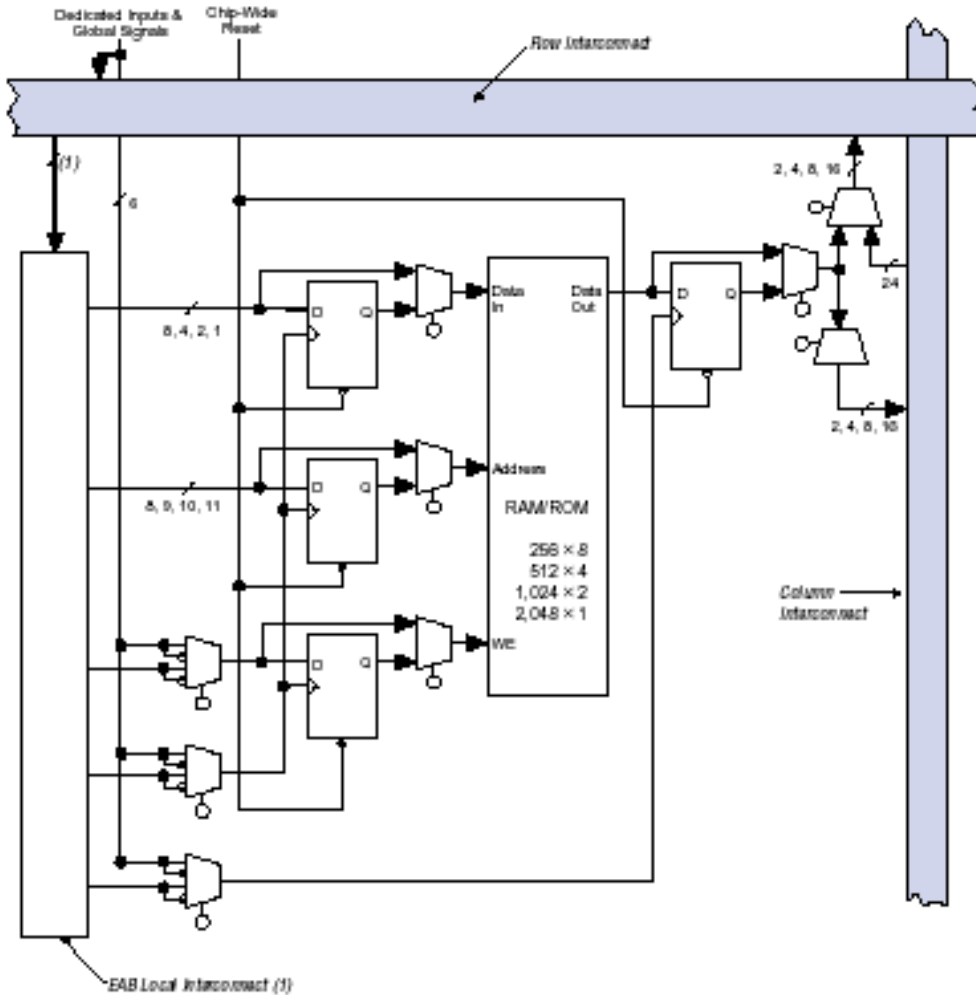
Diagrama de blocos



Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

► FPGAs Altera: Flex10k

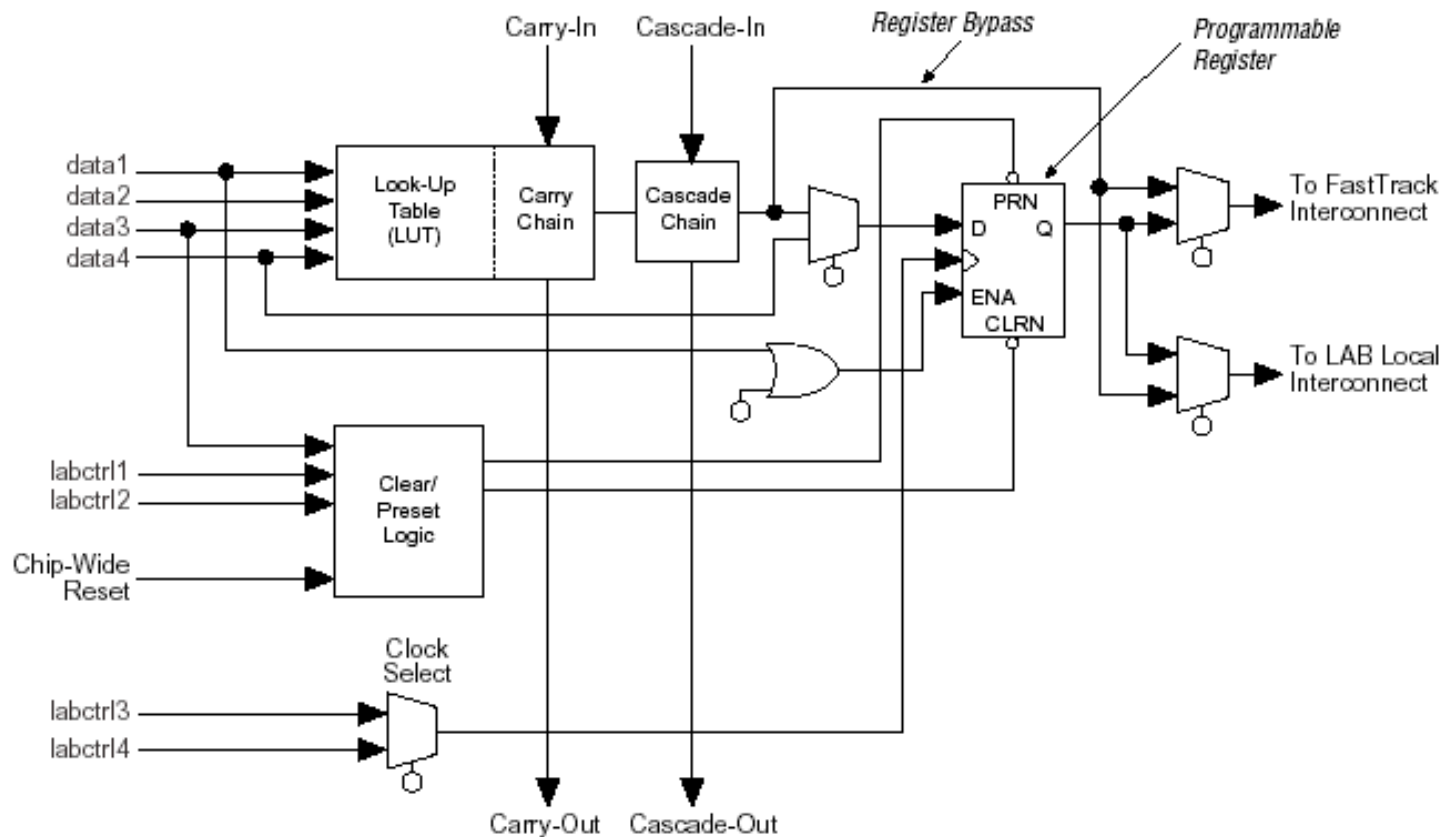


Logic array block

Formas de Implementação de Sistemas Digitais

► FPGAs Altera: Flex10k

Elemento lógico



slide 1T.49

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

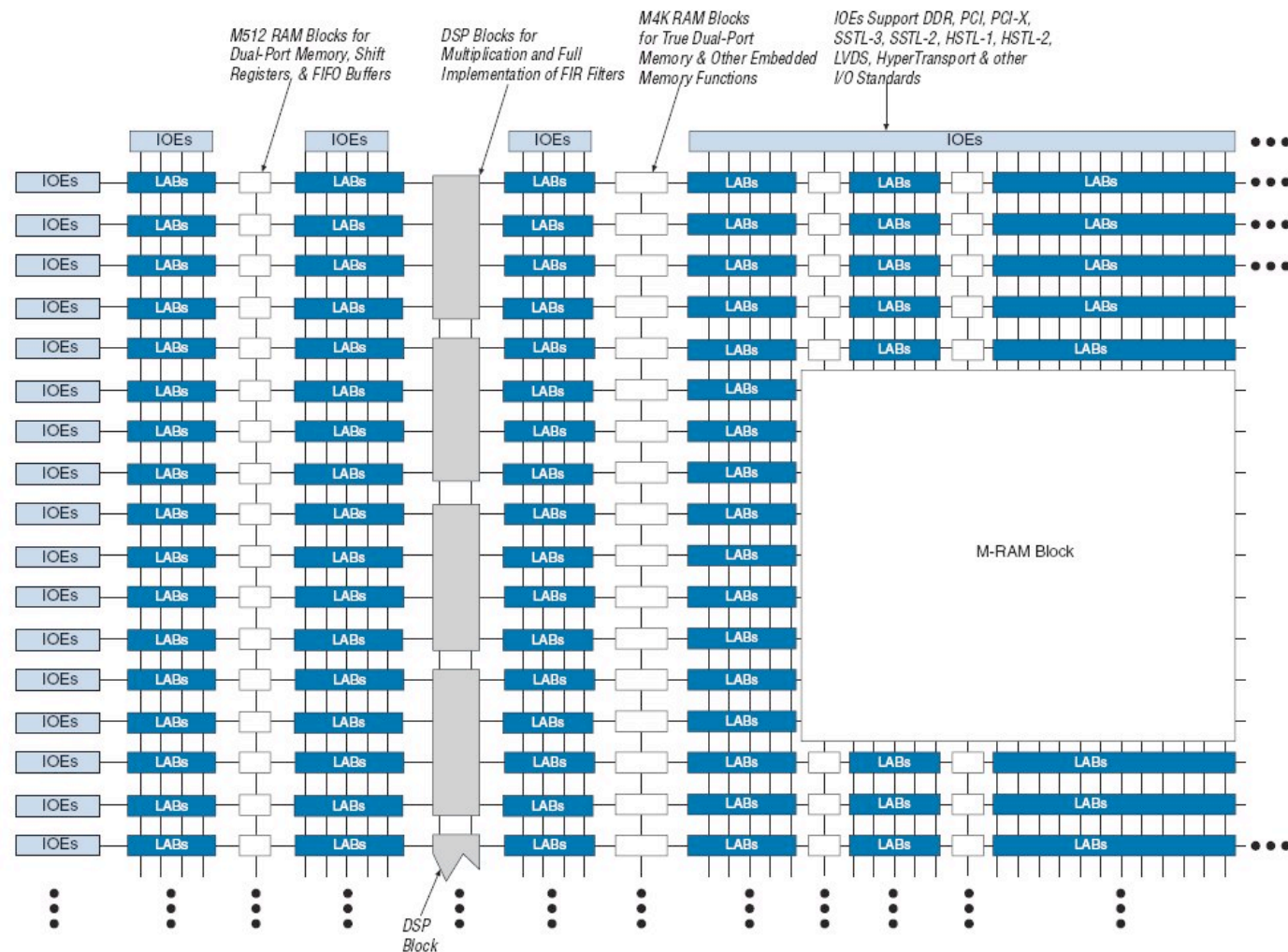
▶ FPGAs Altera: Stratix II

- Fabricado com tecnologia CMOS 90nm
- Tensão de alimentação de 1.2V
- Organização em matriz, com os seguintes elementos:
 - LABs (*Logic Array Blocks*)
 - Blocos de memória RAM (M512 RAM, M4k RAM e M-RAM)
 - Blocos para DSP (*Digital Signal Processing*)
 - Conexões configuráveis

Formas de Implementação de Sistemas Digitais

▶ FPGAs Altera: Stratix II

Estrutura Básica da Matriz do Stratix II



slide 1T.51

Prof. José Luís Güntzel

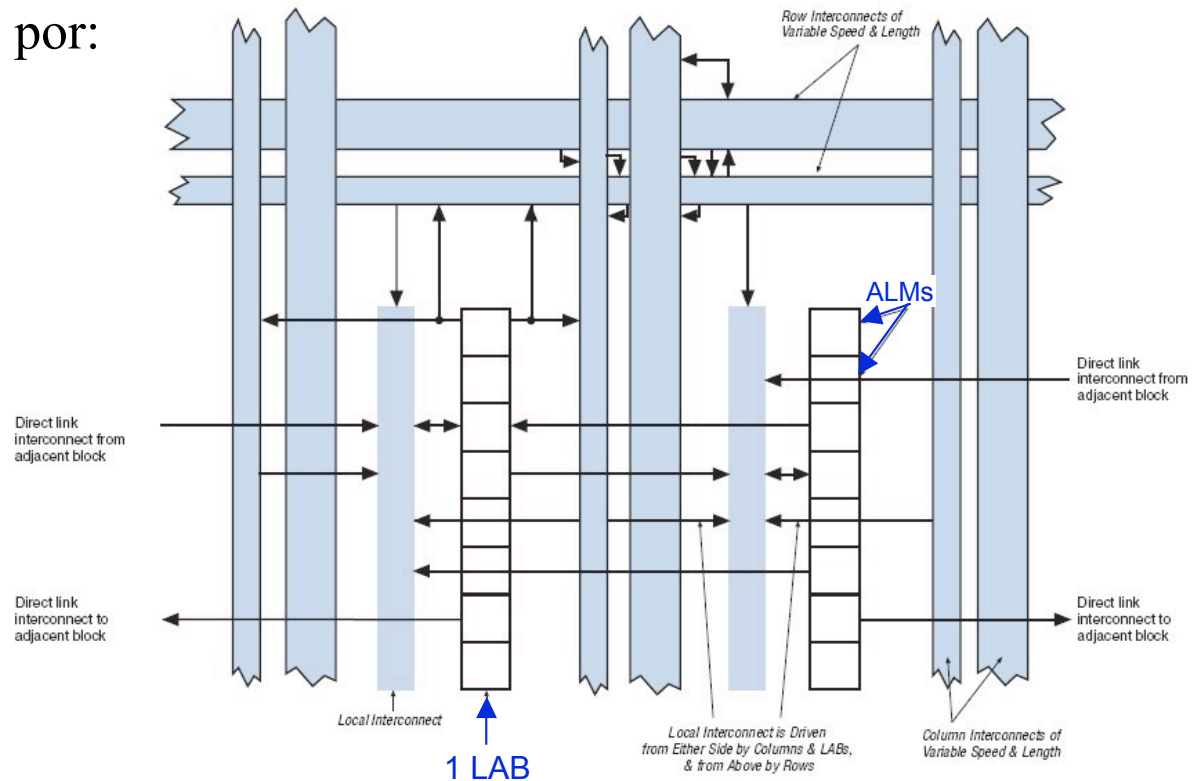
Formas de Implementação de Sistemas Digitais

► FPGAs Altera: Stratix II

Estrutura de um LAB (*Logic Array Block*)

Cada LAB é constituído por:

- 8 ALMs (*Adaptative Logic Modules*)
- Cadeia de *carry*
- Cadeia aritmética compartilhada
- Sinais de controle do LAB
- Conexões locais
- Cadeia de registradores



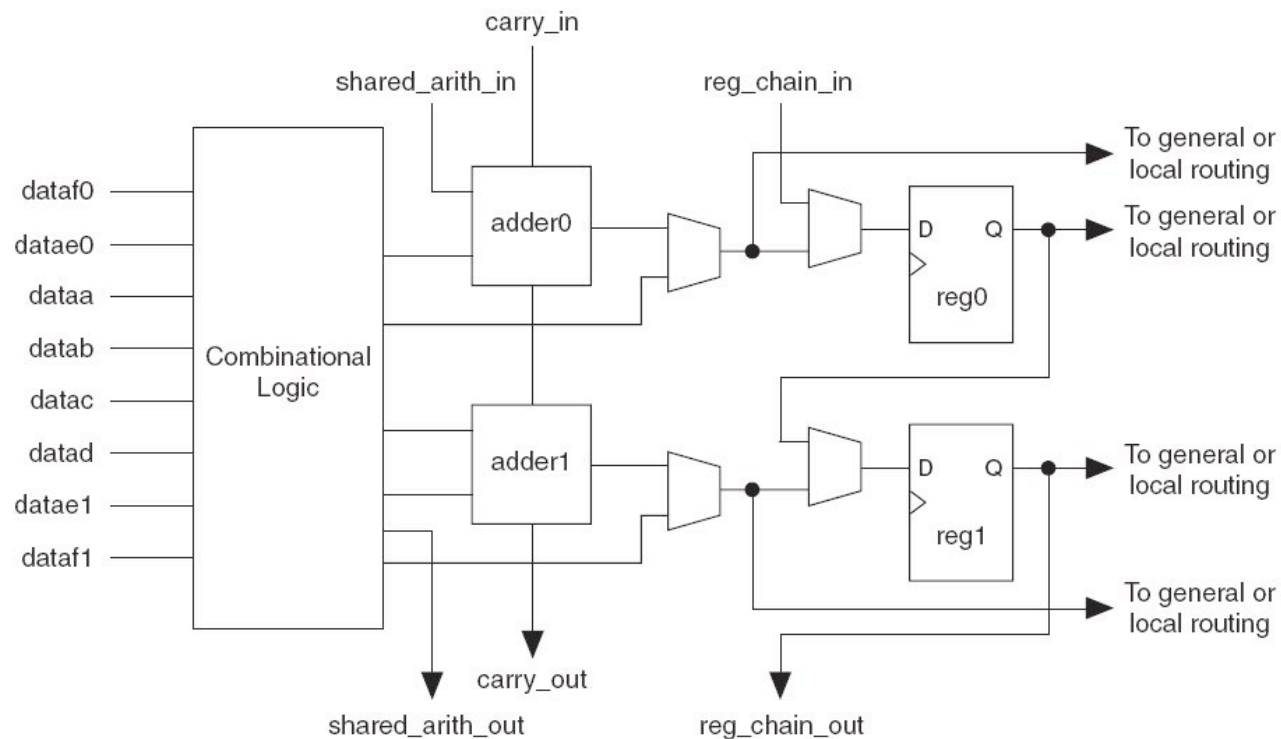
slide 1T.52

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

▶ FPGAs Altera: Stratix II

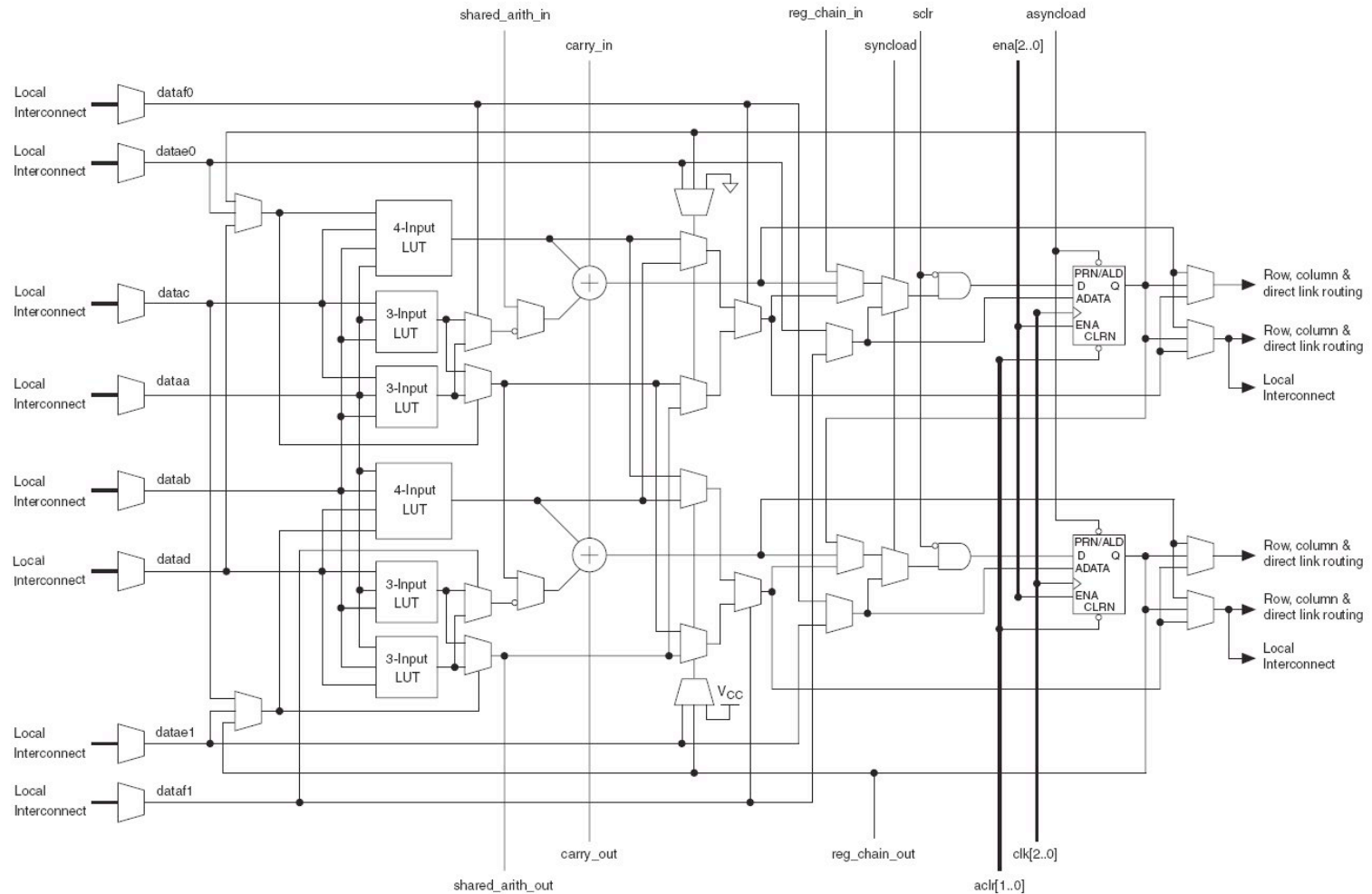
Diagrama de blocos de um ALM



Formas de Implementação de Sistemas Digitais

▶ FPGAs Altera: Stratix II

Detalhes de um ALM



Formas de Implementação de Sistemas Digitais

► **FPGAs: links para os fabricantes**

Fabricantes de FPGAs/modelos:

empresa	produtos	Web page
Actel	Act 1, 2 e 3, MX, SX	www.actel.com
Altera	FLEX 6000, 8000, 10 K, APEX 20k, ACEX, Stratix, Cyclone	www.altera.com
Atmel	AT6000, AT40K	www.atmel.com
Lattice	LatticeSC, Lattice XP2	www.latticesemi.com
Lucent	ORCA 1, 2 e 3	www.lucent.com
Quicklogic	pASIC 1, 2 e 3	www.quicklogic.com
Xilinx	XC3000, XC4000, XC5200, Virtex, Spartan	www.xilinx.com

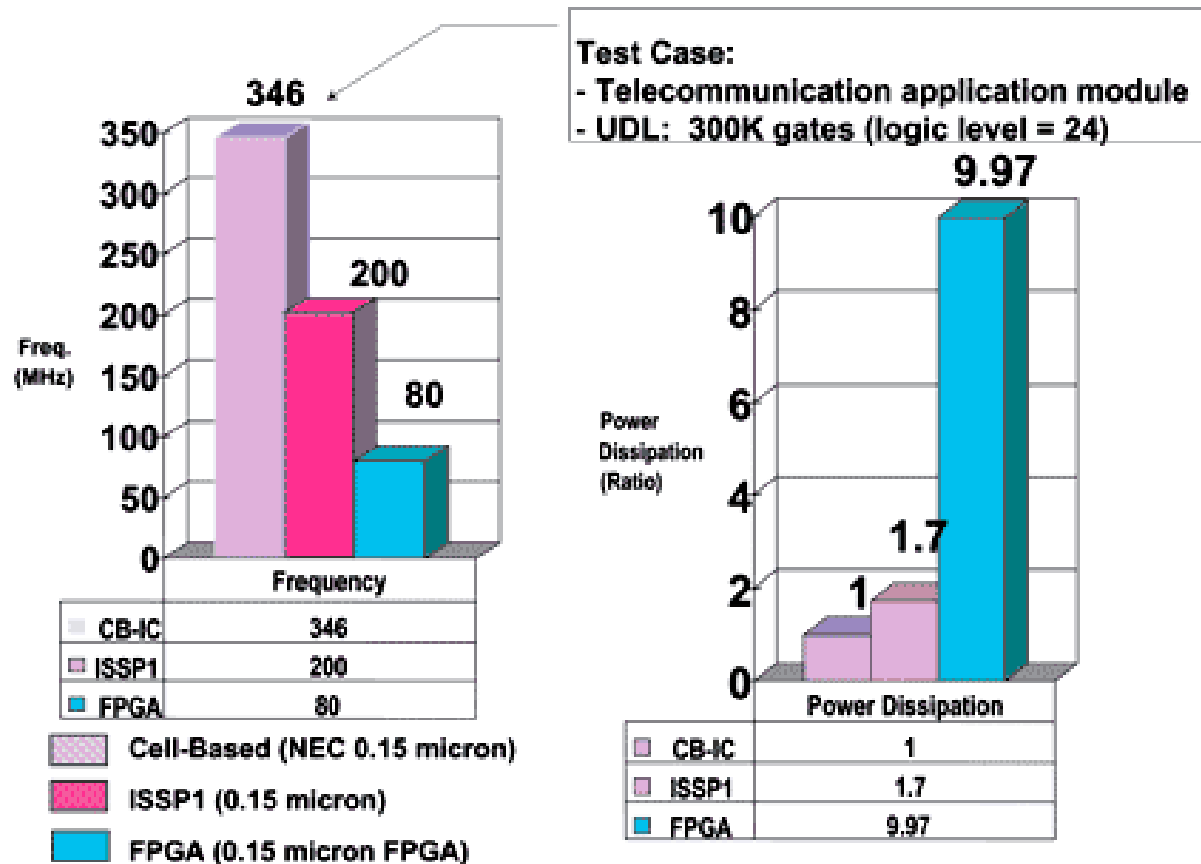
Formas de Implementação de Sistemas Digitais

▶ **FPGAs: Ferramentas Computacionais para a Síntese**

- **QuartusII** (versão atual é 7.1 SP1)
 - Desenvolvida pela Altera (suporta apenas FPGAs da Altera)
 - Possui versão para uso acadêmico (“Web Edition”), com licença grátis (www.altera.com link “licensing”)
- **ISE** (versão atual é 9.2):
 - Desenvolvida pela Xilinx (suporta apenas FPGAs da Altera)
 - Possui versão para uso acadêmico (“ISE Webpack”), com licença grátis (www.xilinx.com/ise/webpack)
- **Leonardo Spectrum**
 - Desenvolvido pela Mentor Graphics (suporta projeto com FPGAs dos principais fabricantes)
- **SynplifyPro**
 - Desenvolvido pela empresa Synplicity (suporta projeto com FPGAs dos principais fabricantes)
 - Possui versão de avaliação, com licença de 1 mês (www.synplicity.com/downloads)

Formas de Implementação de Sistemas Digitais

► FPGAs versus Soluções *Masked*



<http://www.chipdesignmag.com/display.php?articleId=115&issuelId=11> (2005)

Transparência de F. Moraes (PUCRS)

Formas de Implementação de Sistemas Digitais

► FPGAs versus Soluções *Masked* (ASICs)

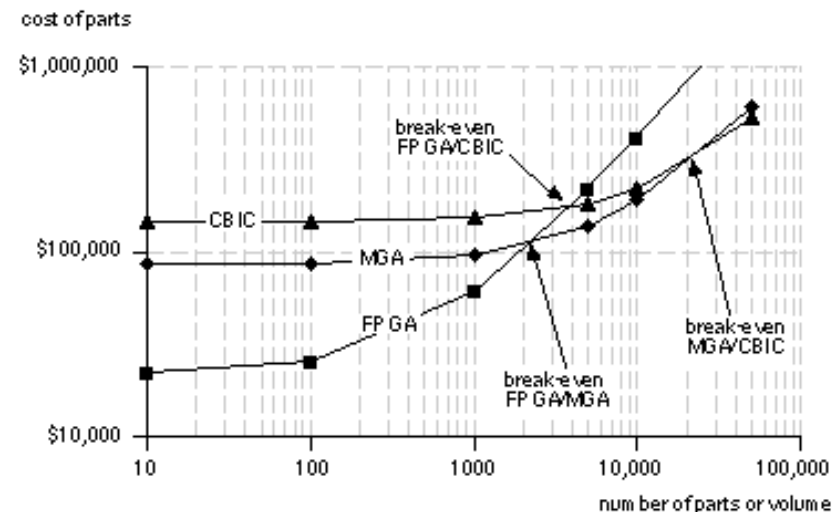
Desvantagens dos FPGAs

- Consomem mais energia
- São mais lentos (frequência de operação menor)

Vantagens dos FPGAs

- Menor *time-to-market*
- Muito flexíveis
- Permitem implementar SoCs complexos (>5 Mgates)
- Permitem implementar funções de telecomunicação para protocolos rápidos (> Gbps)
- Menor custo de engenharia (NRE)
- Menor custo que ASIC se volume <30.000 peças/ano (2006)

Transparência de F. Moraes (PUCRS)



slide 1T.58

Prof. José Luís Güntzel

Formas de Implementação de Sistemas Digitais

► **FPGAs: Fatores Limitantes**

- **Frequência de operação**
 - Altera: 500 MHz
 - É um problema? (Pode-se tentar contornar através do paralelismo...)
- **Consumo de energia (potência dissipada)**
 - Ainda impedem FPGAs em produtos eletrônicos que usam bateria
 - Altera: controle de consumo de potência através de múltiplas alimentações
- **Circuitos analógicos**
 - É um problema!
 - Xilinx introduziu conversão A/D e D/A nas Virtex5
- **Custo para alto volume**

Transparência de F. Moraes (PUCRS)

Prof. José Luís Güntzel

slide 1T.59

Formas de Implementação de Sistemas Digitais

▶ Ainda Assim FPGAs são Usados em Todas as Áreas

- **Telecomunicação**
 - um dos maiores mercados para FPGA
 - inclusive wireless
- **Automação e Controle**
- **Consumer**
 - HDTV
- **Automotivo**
 - Xilinx Automotive (XA) family
- **Espacial (satélites e veículos de exploração)**
 - radiation tolerant reconfigurable FPGAs
- **Supercomputação (Cray)**

Transparência de F. Moraes (PUCRS)

Prof. José Luís Güntzel

slide 1T.60

INE/CTC/UFSC

Lógica Programável - semestre 2007/2